

日 本 国 特 許 庁  
PATENT OFFICE  
JAPANESE GOVERNMENT

1c862 U.S. PTO  
09/716885

11/20/00

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日

Date of Application:

1999年11月22日

出 願 番 号

Application Number:

平成11年特許願第331948号

出 願 人

Applicant(s):

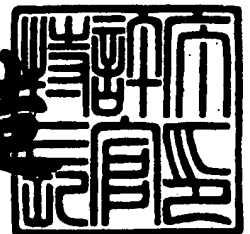
株式会社半導体エネルギー研究所

CERTIFIED COPY OF  
PRIORITY DOCUMENT

2000年 9月18日

特許庁長官  
Commissioner,  
Patent Office

及川耕造



出証番号 出証特2000-3075282

【書類名】 特許願

【整理番号】 P004436-01

【提出日】 平成11年11月22日

【あて先】 特許庁長官 近藤 隆彦 殿

【発明者】

【住所又は居所】 神奈川県厚木市長谷 3 9 8 番地 株式会社半導体エネルギー研究所内


【氏名】 佐竹 瑠茂

【特許出願人】

【識別番号】 000153878

【氏名又は名称】 株式会社半導体エネルギー研究所

【代表者】 山崎 舜平

【手数料の表示】 

【予納台帳番号】 002543

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 液晶表示装置の駆動方法

【特許請求の範囲】

【請求項 1】

一対の基板と、前記基板上に液晶の配向機能を有する配向層が形成され、液晶層はカイラルスメクチック  $C_R$  相を持ち、印加電界に応じて連続的にスイッチングし、1つの画像信号を表示する期間を1フレームとし、前記1フレームにおいて複数のサブフレーム期間を持ち、少なくとも一つのサブフレーム期間がリセット期間であり、前記リセット期間において前記液晶層が黒表示を示す液晶配向をし、前記リセット期間の前または後に階調表示期間が設けられ所定の階調表示に対応した電圧パルスを印加することを特徴とする液晶表示装置の駆動方法。

【請求項 2】

一対の基板と、前記基板上に液晶の配向機能を有する配向層が形成され、液晶層はカイラルスメクチック  $C_R$  相を持ち、印加電界に応じて連続的にスイッチングし、1つの画像信号を表示する期間を1フレームとし、前記1フレームにおいて複数のサブフレーム期間を持ち、少なくとも一つのサブフレーム期間がリセット期間であり、前記リセット期間において前記液晶層の自発分極が相殺されており、前記リセット期間の前または後に階調表示期間が設けられ所定の階調表示に対応した電圧パルスを印加することを特徴とする液晶表示装置の駆動方法。

【請求項 3】

一対の基板と、前記基板上に液晶の配向機能を有する配向層が形成され、液晶層はカイラルスメクチック  $C_R$  相を持ち、印加電界に応じて連続的にスイッチングし、1つの画像信号を表示する期間を1フレームとし、前記1フレームにおいて複数のサブフレーム期間を持ち、少なくとも一つのサブフレーム期間がリセット期間であり、前記リセット期間において液晶層に印可される電圧値を0Vにし、前記リセット期間の前、または後に階調表示期間が設けられ所定の階調表示に対応した電圧パルスを印加することを特徴とする液晶表示装置の駆動方法。

【請求項 4】

請求項 1 乃至請求項 3 のいずれか 1 項において、一対の基板の少なくとも一方に

、マトリクス状に複数配列された能動素子を持つ場合における液晶表示装置の駆動方法。

【請求項 5】

請求項 1 乃至請求項 3 のいずれか 1 項において、一对の基板の少なくとも一方に液晶層に電圧を印加する能動素子を持ち、能動素子の耐電圧により印加電圧が制限されている場合における液晶表示装置の駆動方法。

【請求項 6】

請求項 1 乃至請求項 3 のいずれか 1 項において、前記能動素子の耐電圧が  $\pm 7 \text{ V}$  以下の場合における液晶表示装置の駆動方法。

【請求項 7】

請求項 1 乃至請求項 3 のいずれか 1 項において、液晶の自発分極が  $40 \sim 150 \text{ nC/cm}^2$  であり、ポストベーク後の配向膜の膜厚が  $15 \sim 75 \text{ nm}$  である場合における液晶表示装置の駆動方法。

【請求項 8】

請求項 1 乃至請求項 3 のいずれか 1 項において、液晶の自発分極が  $20 \sim 40 \text{ nC/cm}^2$  であり、ポストベーク後の配向膜の膜厚が  $30 \sim 150 \text{ nm}$  である場合における液晶表示装置の駆動方法。

【請求項 9】

請求項 1 乃至請求項 3 のいずれか 1 項において、液晶の自発分極が  $< 40 \text{ nC/cm}^2$  である場合における液晶表示装置の駆動方法。

【請求項 10】

請求項 1 乃至請求項 3 のいずれか 1 項において、液晶の中間調間のスイッチングが、中間調間のスイッチングを  $0 \text{ V}$  を介しておこなうときに比べて遅い場合の液晶表示装置の駆動方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は自発分極を有する液晶のうち、明確なしきい値を有さず中間調表示が可能な無しきい値液晶の材料特有のヒステリシスを低減し、良好な階調表示を行

うことができ、同時に高速応答化をはかることができる駆動方法について示す。

【0002】

【従来の技術】

液晶パネルは薄型、軽量、低消費電力という利点がある。最近ではポータブルTV、壁かけTVなど動画レベルの高速応答が要求される分野にも用いられている。また大画面表示ができること、50インチリアプロジェクターなどプロジェクターパネルの要求も高まっている。

【0003】

液晶配向モードとして4～5 $\mu$ mくらいのセルギャップのTNモードが配向制御の容易さから汎用されている。ただしTNモードは白レベルに近い中間調表示の応答速度が遅く、高速の動画表示をした場合に液晶の応答がついていけずフリッカーとなって見えてしまう。

【0004】

TNモードに変わるネマチック液晶を使った高速応答化技術として、HANモード、OCBモード、2～3 $\mu$ mとセルギャップを狭くして電界強度を強くし高速応答化した狭ギャップTNモード、配向膜の配向規制力が小さいためTNに比べ高速応答が期待されている垂直配向モード等がある。ただしネマチック液晶でマイクロ秒レベルの応答は難しい。

【0005】

ネマチック液晶に変わる材料として自発分極液晶があり、自発分極と電界の相互作用でスイッチングするためマイクロ秒レベルの高速応答ができる。例えば単純マトリクスパネルに三安定の反強誘電性液晶、双安定強誘電性液晶が使われている。三安定の反強誘電性液晶の電圧と透過率の関係を図7(A)に、双安定強誘電性液晶の電圧と透過率の関係を図7(B)に示す。このように三安定の反強誘電性液晶、双安定強誘電性液晶は白レベルと黒レベルの二値が安定である。中間調表示をするためには、白と黒の画素数を調節しグレースケールを表示する面積階調、表示時間を調節する時間階調などの方法がある。パネルとして使う場合、通常液晶の応答は白レベルと黒レベルの間で行われる。

【0006】

単純マトリクスパネル（図 8）は、走査線（ $X_1, X_2 \dots X_n$ ）と信号線（ $Y_1, Y_2 \dots Y_n$ ）がマトリクス状に配置されたものである。三安定の反強誘電性液晶、双安定強誘電性液晶を単純マトリクスパネルに用いるには、ヒステリシス幅が大きい方がよい。ヒステリシスとは電圧経路による透過率の差をいう。ヒステリシス幅 701 を同じ透過率を示す電圧値の差で定義する。たとえば単純マトリクスパネルで三安定の反強誘電性液晶を駆動するには、線順次走査のバイアス駆動をするのが適当である。このとき液晶パネルにバイアス電圧が常に印可された状態になるため、良好な黒レベルを出すためには 0 V から電圧をあげていっても透過率の変化しない領域のある、しきい値特性をもつ液晶を使うのが望ましい。

## 【0007】

アナログ階調できる自発分極液晶として無しきい値液晶、あるいは V 字液晶と呼ばれている液晶が注目されている（カシオ計算機 特開平 9 - 5 0 0 5 0 号公報、特開平 1 0 - 3 0 1 0 9 1 号公報）。無しきい値液晶はバルクの状態ではカイラルスメクチック  $C_A$  相を示すが基板間に封入されると通常と異なり基板主面に対しチルトを持った状態で配向しこのチルトが印加電界に応じて連続的に変化する。液晶層がその全厚にわたって混合相になっているのでダイレクタの動きが滑らかであり、明確なしきい値がなく、ヒステリシスがでにくい。このため三安定の反強誘電性液晶、双安定強誘電性液晶ではできなかった階調表示が可能となる。かつ自発分極があるため、電界との相互作用で高速のスイッチングをする。三安定の反強誘電性液晶、双安定強誘電性液晶にはないドメインレスのスイッチングをするため高コントラストが得られる。

## 【0008】

また無しきい値液晶は電界無印加時に、層間で液晶分子の傾きが相関を有していない  $S m C_R^*$  相を持つとも言われている。電圧を印加していないときに液晶のダイレクタがコーンの任意のチルト角で配向しており、各層で異なったチルト角を持つため、全体として液晶の自発分極が相殺されて 0 になっている。液晶の平均の光軸はコーンの中心軸と等しい（特開平 1 0 - 0 8 2 9 8 5 号公報）。

## 【0009】

無しきい値液晶のヒステリシスは図 7 の三安定の反強誘電性液晶、双安定強誘電性液晶に比べ小さい。無しきい値液晶は明確なしきい値特性を有さず、印可電圧に応じて単調に明るさが増加していくため、一般的にアクティブマトリクスパネルに使われる。単純マトリクスパネルの線順次走査バイアス駆動のような液晶パネルにつねにバイアス電圧がかかる駆動では、液晶がバイアス電圧によりスイッチングして黒レベルが低下してしまう。

【0 0 1 0】

【発明が解決しようとする課題】

【0 0 1 1】

第一に本発明は駆動方法を改善することにより無しきい値液晶に若干見られるヒステリシスをさらに低減し、良好な階調表示をするものである。

【0 0 1 2】

無しきい値液晶は液晶セルの条件によっては図 9 のように若干のヒステリシスがでてしまう。特に配向膜厚が薄い場合や (Liquid Crystals, 1998, Vol. 25 LCT100975 Fukuda)、自発分極の小さい液晶材料ではヒステリシスがしやすい。本発明はこのような自発分極の小さい液晶、配向膜厚の薄いセルに有効である。

【0 0 1 3】

第二に本発明は駆動方法を改善することにより、無しきい値液晶の応答速度についてさらなる高速化をはかるものである。特に自発分極が  $40 \text{ nC/cm}^2$  と、無しきい値液晶では比較的自発分極の小さな液晶に効果がある。

【0 0 1 4】

第三に本発明の駆動方法はたとえばアクティブマトリクス駆動において能動素子の耐電圧の関係で駆動電圧に制限のあるような場合に、十分な白レベルが得られるように配向膜による電圧損失、あるいは補助容量の電位低下による電圧降下を防ぐことができるように配向膜の膜厚、液晶の自発分極を最適化した条件でヒステリシスを大きく低減する効果があるものである。

【0 0 1 5】

能動素子としては、薄膜トランジスタ、ダイオード（二端子素子）、MIM素

子 (Metal-Insulator-Metal) 等があるが、本明細書では薄膜トランジスタを例にとって説明する。図 10 のように薄膜トランジスタは、走査線 1001 と信号線 1002 がマトリクス状に配置された各画素の交点に液晶を駆動するスイッチング素子として薄膜トランジスタ 1003 がある。信号線によって決定される信号電圧に応じて液晶層 1004 と、液晶層に並列接続した補助容量 1005 に電荷が供給される。本明細書では、

○外部電圧…薄膜トランジスタでは信号電圧に相当する。走査線 1001 の選択期間に液晶層 1004 と補助容量 1005 にかかる電圧。

○セル電圧…液晶層 1004 に印可される電圧、つまり配向膜と液晶にかけられる電圧

○液晶実効電圧…液晶のみにかけられる電圧

と定義する。液晶の自発分極の反転により外部電圧に比べセル電圧が低下すること、配向膜の電圧損失によりセル電圧に比べ液晶実効電圧が低下することから、外部電圧に比べセル電圧のほう小さくなり、さらにセル電圧に比べ液晶実効電圧の方が小さくなる。

#### 【0016】

無しきい値液晶では図 9 (1) のように配向膜厚を厚くすると、ヒステリシスが小さくなる傾向がある。しかし、薄膜トランジスタの外部電圧はせいぜい  $\pm 5\text{V} \sim \pm 7\text{V}$  程度であり、セル電圧はさらに外部電圧に比べて小さくなるため、配向膜が厚く電圧損失が大きいと液晶実効電圧が低くなり、液晶が十分に反転できず白レベルが充分にとれない。駆動電圧に制限のあるアクティブマトリクス駆動で白レベルを良くするには配向膜を薄くして液晶にかかる実効電圧を高くすることが望ましい。アクティブマトリクス駆動で白レベルを充分にとれるように最適化すると、液晶の自発分極の大きさにもよるが最適な配向膜厚が薄くなり、ヒステリシスがでやすくなる。

#### 【0017】

無しきい値液晶では図 9 (2) のように自発分極を大きくするとヒステリシスが小さくなる傾向がある。しかし薄膜トランジスタは定電荷駆動であり、自発分極の反転にともなって液晶セルと補助容量の電荷が減っていき、セル電圧が外部



電圧に比べ大きく低下してしまう。セル電圧の低下は液晶実効電圧と白レベルの低下につながる。駆動電圧を高くすることができるのなら、限られた補助容量でも自発分極反転後に十分な白レベルを確保できるが、アクティブマトリクス駆動では能動素子の耐電圧の関係から駆動電圧に制限がある。

## 【0 0 1 8】

このように能動素子の駆動電圧に制限のある薄膜トランジスタの駆動で白レベルを良好にするために配向膜による電圧損失、あるいは補助容量の電位低下による電圧降下を防ぐために、配向膜の膜厚を薄くする、あるいは、液晶の自発分極小さくする場合、どうしてもヒステリシスがでやすくなってしまう。しかし本発明の駆動方法ではこういった条件でもヒステリシスを低減することができる。

## 【0 0 1 9】

第四に本発明はヒステリシスを減らすために開示されている従来の駆動方法に比べ、さらに良好な黒表示を行うことができる。

## 【0 0 2 0】

従来の駆動方法の例として、図 1 に示すように走査線選択期間 1 0 1 に焼き付き防止用のリセットパルス  $V_L$ 、液晶を所定位置に配向させる設定パルス  $V_H$ 、階調表示パルス  $V_D$  を印可するものがある（カシオ計算機 特開平 1 0 - 0 7 3 8 0 3 号公報、1 0 - 0 8 2 9 8 5 号公報）。つまり、液晶を設定パルス  $V_H$  で一定の配向状態にしてから、スイッチングさせることでヒステリシスを低減する。しかしこの場合、黒表示 1 0 2 をしたいときにも設定パルス  $V_{H2}$  1 0 3 によって白レベル 1 0 4 が混じり、黒レベルが低下してしまう。

## 【0 0 2 1】

## 【課題を解決するための手段】

本発明は、一対の基板と、前記基板上に液晶の配向機能を有する配向層が形成され、液晶層はカイラルスメクチック  $C_R$  相を持ち、印加電界に応じて連続的にスイッチングし、1つの画像信号を表示する期間を1フレームとし、前記1フレームにおいて複数のサブフレーム期間を持ち、少なくとも一つのサブフレーム期間がリセット期間であり、前記液晶層に印可される電圧値を0Vにし、前記リセット期間の前、または後に階調表示期間が設けられ所定の階調表示に対応した電

圧パルスを印加することを特徴とする液晶表示装置の駆動方法を提供する。

【0022】

リセット期間の液晶配向は黒表示のため、階調表示で黒を出す時もしリセット期間の表示による混色が起こらない。かつ、リセット期間の液晶配向は自発分極が相殺された状態であるため、リセット期間に起因する液晶の焼付きが起こらない。

【0023】

本発明は一对の基板の少なくとも一方に液晶層に電圧を印加する能動素子を持ち、能動素子の耐電圧により印加電圧が制限されている場合に特に有効である。つまり、駆動電圧が制限された状態で、十分な白レベルを表示できるように最適化した場合、電圧損失を抑えるために配向膜を薄くするか、補助容量の電位の降下を抑えるために無しきい値液晶の自発分極を小さくする必要がある。すると、無しきい値液晶のヒステリシスがでやすくなってしまうが、本発明を適用することで、ヒステリシスを低減することができる。そこで、本発明は前記素子の耐電圧が $\pm 7\text{ V}$ 以下のように、駆動電圧が小さい場合に特に有用となる。また、本発明は液晶の自発分極が $40 \sim 150\text{ nC/cm}^2$ であり、ポストバーク後の配向膜の膜厚が $15 \sim 75\text{ nm}$ である場合、あるいは、液晶の自発分極が $20 \sim 40\text{ nC/cm}^2$ であり、ポストバーク後の配向膜の膜厚が $30 \sim 150\text{ nm}$ であるようなヒステリシスののでやすい液晶表示装置で特に有用である。

【0024】

本発明は、液晶の中間調間のスイッチングが、中間調間のスイッチングを「 $0\text{ V}$ 」を介しておこなうときに比べて著しく遅い場合に応答速度の改善効果がある。特に液晶の自発分極が $< 40\text{ nC/cm}^2$ である場合に、中間調間でのスイッチング速度の劣化が見られる傾向があるため、本発明は自発分極が $< 40\text{ nC/cm}^2$ の液晶表示装置を駆動するのに特に有用である。

【0025】

【発明の実施の形態】

[実施形態 1]

実施形態 1 では自発分極の比較的大きな無しきい値液晶に用い、本発明を適用

した例を示す。ヒステリシスが低減され良好な階調表示ができた。液晶の応答速度については、自発分極が  $100 \text{ nC/cm}^2$  と大きいため「0 V」リセット期間を設けても大きな違いは見受けられなかった。

#### 【0026】

セルの構成を図6に示す。石英基板601上にITO602が120 nmの膜厚でパターンニングされている。ITO上に低プレチルト配向膜603が印刷、ブリベーク、ポストベークされており、配向膜の表面にはラビング処理がされている。配向膜印刷機のアニロックスロールには細かな溝があるがその溝が細かければ細かいほど印刷される配向膜の膜厚は薄くなる。本実施例では電圧制限のある薄膜トランジスタ駆動で白レベルを良好にするために配向膜の膜厚を60 nmと薄くしている。ポストベーク後の配向膜を60 nmにするために、印刷機のアニロックスロールの線数は250～360線/インチ程度のものを用いている。無しきい値液晶はラビング軸に対し液晶の配向軸が概略0～15°くらいずれる傾向があるため、一对の基板601でラビング軸606、607を交差させて、液晶光軸がセル厚方向で概略平行になるようにしている。スペーサーによる配向欠陥を防ぐためスペーサーは散布していない。シール材604でのみギャップをとった構成であり、できあがりのセルギャップは2.0  $\mu\text{m}$  である。一对の基板のそれぞれに偏光板608、609が設けられている。液晶の光軸は可視光レベルの波長では、一方の偏光板光軸608に概略平行である。このため、電圧を印可していないときは、クロスニコルに設定された偏光板で、液晶セルが黒表示となる。電圧が印可されていないときは、コーンのランダムな位置に液晶が配向しているため、全体としては液晶の自発分極が、相殺されてなくなる。

#### 【0027】

Wave-teck社製のファンクションジェネレーター“MODEL 275”で駆動波形を作った。薄膜トランジスタは定電荷駆動だが、暫定的に定電流駆動で特性を調べた。定電流駆動のためパルス期間内に液晶の自発分極の反転に応じた電荷が供給される。駆動パルスを図3(A)に示す。階調表示パルス302の前に「0 V」のリセット期間301がある。実験的ではパルス幅301、302を8.3 msecとした。電圧経路(A)303は0 Vから+1 V、-1 V、+2

V、-2 V、+3 V、-3 V、+4 V、-4 V、+5 V、-5 Vと、順次電圧の極性を変えながら、1 V毎に液晶セルに印可するセル電圧の絶対値を上げていく波形である。電圧経路 (B) 3 0 4 は+4 V、-4 V、+3 V、-3 V、+2 V、-2 V、+1 V、-1 V、0 Vと、順次電圧の極性を変えながら、1 V毎にセル電圧の絶対値を下げていく波形である。電圧経路 (A) と電圧経路 (B) で一周期 3 0 5 とし、1 周期の波形を 1 単位として連続して液晶セルに電圧をかけた。

## 【0 0 2 8】

このとき印可パルスと光量の関係をグラフにしたのが図 3 (B) である。各セル電圧での透過率をプロットしてある。透過率は電圧パルス印可時間において液晶の光学応答が時間変化していくときの、最終的な明るさを示した。グラフでは液晶セル駆動時に液晶層と配向膜に印加される電圧をセル電圧としている。

## 【0 0 2 9】

当社の実験結果で、通常のアクティブマトリクスパネル、たとえば薄膜トランジスタの駆動電圧 ( $\pm 5 \sim 7$  V) で十分な白レベルとするために自発分極を小さくし、配向膜の膜厚を薄くしていくと、自発分極  $40 \sim 150 \text{ nC/cm}^2$  の無しきい値液晶で、ポストバーク後の配向膜を  $15 \sim 75 \text{ nm}$  くらいに薄くし電圧損失をおさえ、液晶実効電圧を高くすることが望ましかった。自発分極  $20 \sim 40 \text{ nC/cm}^2$  の無しきい値液晶では配向膜の厚さは  $75 \sim 150 \text{ nm}$  くらいが望ましい。ただし、配向膜が薄く自発分極が小さいためヒステリシスがしやすい条件である。また、あまりに大きい自発分極の液晶は、自発分極の反転にともなうセル電圧の低下が起こり、白レベルを充分にとりにくくなることから、アクティブマトリクス駆動にはあまり向いていないことがわかった。

## 【0 0 3 0】

本実施形態の配向膜の膜厚は駆動電圧に制限のある薄膜トランジスタで駆動するために最適化してあり  $60 \text{ nm}$  と薄い。ヒステリシスがしやすい条件である。しかし、「0 V」リセット期間を設け、液晶をリセット位置からスイッチングさせることにより電圧経路 (A) と電圧経路 (B) で明るさの差がほとんど見られない良好な階調表示ができていた。

## 【0031】

本セルを図3（A）とは別波形で、電圧振幅、周期を変えて駆動した時のオシロスコープ写真を図17に示す。印可波形は0 V、+1.6 V、-1.6 V、+3.2 V、-3.2 V、+4.8 V、-4.8 V、+3.2 V、-3.2 V、+1.6 V、-1.6 Vの順に電圧極性、電圧振幅を変えて印可されており、かつ、絶対値が0より大きい電圧パルスを加えた後には「0 V」リセット期間が挿入されている。オシロスコープ波形から、印可パルスと液晶の光学応答の関係がわかる。横軸（X軸と称する）は時間の経過を示す。オシロスコープ波形の1目盛りが25 msecである。縦軸（Y軸と称する）の液晶の光学応答を示すスケール（Y<sub>1</sub>軸と称する）は、フォトマルで測定した明るさを示し、1目盛りが10 mVである。縦軸のうち、パルス電圧の振幅を示すスケール（Y<sub>2</sub>軸と称する）は、セル電圧を示し1目盛りが4 Vである。

## 【0032】

液晶の光学応答は電圧パルスに対応して明るさが時間変化していく。絶対値の大きい電圧をかけると液晶の光学応答は白レベルが高くなる方向に、絶対値の小さい電圧をかけると黒レベルが高くなる方向にスイッチングする。「0 V」リセット期間には、液晶が黒表示のリセット位置にスイッチングする。オシロスコープ表示では±1.6 Vの電圧を印可したときの液晶光学応答1701、1702、±3.2 Vの電圧を印可したときの液晶光学応答1703、1704、±4.8 Vの電圧を印可したときの液晶光学応答1705がある。「0 V」リセット期間があるため、液晶光学応答1701～1705の間に印可電圧0 Vに対応する黒表示の期間がある。電圧絶対値の低いパルスを印可したときは液晶の光学応答は黒レベルに近く、印可電圧の絶対値が上がるにつれ白レベルが高くなっていく。本実施例では、絶対値の同じ電圧を印可したときの液晶の光学応答は、ほぼ同じ明るさである。±1.6 Vの電圧パルスを印可したときに光学応答の光量差があるが、それでもp-p（peak to peak）で2.2 mVと少ない。

## 【0033】

無しきい値液晶はメモリー性を持たないため、電圧をとりさった後の配向は同じであるべきだが、実際は駆動時の0 Vと駆動後の電圧を印加していない時で黒

レベルが変わってしまう。特に配向膜の膜厚が薄いほど ( $< 70 \text{ nm}$ ) こういった傾向が見られる。(Liquid Crystals, 1998, Vol. 25 LCT100975 Fukuda)。これは3安定の反強誘電性液晶、双安定の強誘電性液晶には見られない特徴である。しかし、あえて無しき値液晶において不安定な配向性を示す「0 V」のリセット期間を設けても、特に表示階調に問題はなくヒステリシスの無い電圧-透過率特性が得られた。

## 【0034】

## [比較例1]

「0 V」リセット期間を設けなかった場合の駆動結果を以下に示す。

## 【0035】

実験セルの構成を図6に示す。石英基板601上にITO602が $120 \text{ nm}$ の膜厚でパターンニングされている。ITO上に低プレチルト配向膜603が印刷、プリベーク、ポストベークされており、配向膜の表面にはラビング処理がされている。無しき値液晶はラビング軸に対し液晶の配向軸が概略 $0 \sim 15^\circ$ くらいずれる傾向があるため、一对の基板601でラビング軸606、607を交差させて、液晶光軸がセル厚方向で概略平行になるようにしている。スペーサーによる配向欠陥を防ぐためスペーサーは散布していない。シール材604でのみギャップをとった構成であり、できあがりのセルギャップは $2.0 \mu\text{m}$ である。一对の基板のそれぞれに偏光板608、609が設けられており、液晶光軸は可視光レベルの波長では、一方の偏光板光軸608に概略平行である。このため、電圧を印可していないときは、クロスニコルに設定された偏光板で、液晶セルが黒表示となる。電圧が印可されていないときは、コーンのランダムな位置に液晶が配向しているため、全体としては液晶の自発分極が、相殺されてなくなる。配向膜の膜厚、液晶の自発分極は比較のため、実施形態1と同じ物を使ったため液晶材料、配向膜厚は図3データで使われたものと同じである。

## 【0036】

本比較例の印可パルスを図2(A)に示す。一对の互いに逆極性で絶対値の等しい交流パルス204が、電圧振幅を変えながら液晶セルに印可されている。薄膜トランジスタは定電荷駆動だが、暫定的に定電流駆動で特性を調べた。定電流

駆動ではパルス期間内に液晶の自発分極の反転に応じた電荷が供給される。Wave-tek社製のファンクションジェネレーター“MODEL 275”で駆動波形を作った。電圧経路 (A) 201 は 0 V から +1 V、-1 V、+2 V、-2 V、+3 V、-3 V、+4 V、-4 V、+5 V、-5 V と、順次電圧の極性を変えながら、1 V 毎に液晶セルに印可するセル電圧の絶対値を上げていく波形である。電圧経路 (B) 202 は +4 V、-4 V、+3 V、-3 V、+2 V、-2 V、+1 V、-1 V、0 V と、順次電圧の極性を変えながら、1 V 毎にセル電圧の絶対値を下げていく波形である。電圧経路 (A) と電圧経路 (B) で一周期 203 とし、1 周期の波形を 1 単位として連続して液晶セルに電圧をかけた。パルス 205 ~ 208 の幅は 16.6 msec とした。

## 【0037】

パルスを液晶セルに印加したときの光学応答をフォトマルで調べた。液晶の光学応答と液晶セルに入力される波形はオシロスコープ上に同期して表示されるため、各電圧に対する液晶の透過率がわかる。

## 【0038】

このときの印可パルスと光量の関係をグラフにしたのが図 2 (B) である。各電圧での透過率をプロットした。透過率は電圧パルス印可時間で液晶の光学応答が時間変化していくときの、最終的な明るさを示した。セル電圧 2 V ~ 3 V の中間調表示領域で、最大 0.2 V くらいの電圧-透過率特性のシフト（ヒステリシス）がでてしまっている。交流駆動をして経路 A で正パルスの透過率 211 と負パルスの透過率 212 を平均化したものと、経路 (B) で同電圧の正パルスの透過率 209 と負パルスの透過率 210 を平均化したものは明らかに同電圧 2 V で明るさが ~ 5 % くらい異なっている。

## 【0039】

印可波形図 2 (A) と液晶の光学応答図 2 (B) を対応させると、無しきい値液晶で一つ前の階調表示電圧絶対値が今の表示階調に対し相対的に高電圧か低電圧かで同じ液晶の示す明るさが変わってしまうことがわかる。つまり電圧絶対値の高い (-3 V) パルス 205 から応答したときの透過率 209 と、電圧絶対値の低い (-1 V) パルス 206 から応答したときの透過率 211 で、同電圧 + 2

Vでも透過率 209、211 が変わっている。

【0040】

本セルを図 3 (A) とは別波形で、電圧振幅を変えて駆動した時のオシロスコープ写真を図 13 に示す。印可波形は 0 V、+1.6 V、-1.6 V、+3.2 V、-3.2 V、+4.8 V、-4.8 V、+3.2 V、-3.2 V、+1.6 V、-1.6 V の順に電圧極性、電圧振幅を変えて印可されている。オシロスコープ波形から、印可パルスと液晶の光学応答の関係がわかる。横軸 (X 軸と称する) は時間の経過を示す。オシロスコープ波形の 1 目盛りが 25 msec である。縦軸 (Y 軸と称する) の液晶の光学応答を示すスケール ( $Y_1$  軸と称する) は、フォトマルで測定した明るさを示し、1 目盛りが 10 mV である。縦軸のうち、パルス電圧の振幅を示すスケール ( $Y_2$  軸と称する) は、セル電圧を示し 1 目盛りが 4 V である。

【0041】

液晶の光学応答は電圧パルスに対応して明るさが時間変化していく、絶対値の大きい電圧をかけると白レベルが高くなる方向に、絶対値の小さい電圧をかけると黒レベルが高くなる方向に液晶がスイッチングする。オシロスコープ表示の波形は ±1.6 V の電圧を印可したときの液晶光学応答 1301、1302、±3.2 V の電圧を印可したときの液晶光学応答 1303、1304、±4.8 V の電圧を印可したときの液晶光学応答 1305 がある。電圧絶対値の低いパルスを印可したときは液晶の光学応答は黒レベルに近く、印可電圧の絶対値が上がるにつれ白レベルが高くなっていく。印可電圧の絶対値が 0 V から 1.6 V 毎に高くなり、±4.8 V の電圧を印可した後は、印可電圧の絶対値が 1.6 V 毎に低くなる。対応する液晶の明るさは、液晶光学応答の黒レベル 1306 から徐々に明るくなり、±4.8 V の電圧を印可したときに、液晶光学応答 1305 の白レベルがピークになる。次に、印可電圧の絶対値が下がるにつれ、白レベルが液晶光学応答 1304、1302 の順に下がる。電圧絶対値の同じ電圧パルスに対する液晶の光学応答の光量差は、±1.6 V の電圧を印可したときに大きく、p-p (peak to peak) で 5.8 mV くらいある。特に図 17 に示す「0 V」リセット期間を導入した液晶の光学応答に比べ絶対値 1.6 V の電圧パルス



を印可したときの液晶光学応答 1 3 0 1、1 3 0 2 の光量差が大きい。

【0 0 4 2】

比較例 1 と実施形態 1 を比べると、「0 V」リセット期間を設けることの有用性がわかる。

【0 0 4 3】

[実施例 1]

【0 0 4 4】

実施例 1 では駆動電圧に制限のあるアクティブマトリクス駆動をする場合に補助容量が小さくても良好な白レベルを確保するため自発分極の小さな無しきい値液晶を用いることができる。そこで、自発分極の小さな液晶に本発明を適用した例を示す。自発分極が小さいとヒステリシスがでやすくなるが、本発明を適用することにより良好な階調表示ができる。同時に液晶の応答速度を改善し高速応答化をはかることができる。

【0 0 4 5】

セルの構成を図 6 に示す。石英基板 6 0 1 上に I T O 6 0 2 が 1 2 0 n m の膜厚でパターニングされている。I T O 上に低プレチルト配向膜 6 0 3 が印刷、プリベーク、ポストベークされており、配向膜の表面にはラビング処理がされている。無しきい値液晶はラビング軸に対し液晶の配向軸が概略 0 ~ 1 5 ° くらいずれる傾向があるため、一对の基板 6 0 1 でラビング軸 6 0 6、6 0 7 を交差させて、液晶光軸がセル厚方向で概略平行になるようにしている。スペーサーによる配向欠陥を防ぐためスペーサーは散布していない。シール材 6 0 4 でのみギャップをとった構成であり、できあがりのセルギャップは 2 . 0 μ m である。一对の基板のそれぞれに偏光板 6 0 8、6 0 9 が設けられている。液晶の光軸は可視光レベルの波長では、一方の偏光板光軸 6 0 8 に概略平行である。このため、電圧を印可していないときは、クロスニコルに設定された偏光板で、液晶セルが黒表示となる。電圧が印可されていないときは、コーンのランダムな位置に液晶が配向しているため、全体としては液晶の自発分極が、相殺されてなくなる。本実施例では配向膜の膜厚を薄くし、液晶の自発分極を小さくし、アクティブマトリクス駆動で白レベルを良好にするために最適化しており、ポストベーク後の配向膜

の膜厚は 60 nm、液晶 605 の自発分極  $40 \text{ nC/cm}^2$  である。

【0046】

Wave-teck 社製のファンクションジェネレーター “MODEL 275” で駆動波形を作った。薄膜トランジスタは定電荷駆動だが、暫定的に定電流駆動で特性を調べる。定電流駆動のためパルス期間内に液晶の自発分極の反転に応じた電荷が供給される。駆動パルスを図 11 (A) に示す。階調表示パルス 1102 の前に「0 V」のリセット期間 1101 がある。実験的にはパルス幅 1101、1102 を 8.3 msec とした。電圧経路 (A) 1103 は 0 V から +1 V、-1 V、+2 V、-2 V、+3 V、-3 V、+4 V、-4 V、+5 V、-5 V と、順次電圧の極性を変えながら、1 V 毎に液晶セルに印可するセル電圧の絶対値を上げていく波形である。電圧経路 (B) 1104 は +4 V、-4 V、+3 V、-3 V、+2 V、-2 V、+1 V、-1 V、0 V と、順次電圧の極性を変えながら、1 V 毎にセル電圧の絶対値を下げていく波形である。電圧経路 (A) と電圧経路 (B) で一周期 1105 とし、1 周期の波形を 1 単位として連続して液晶セルに電圧をかける。

【0047】

パルスを液晶セルに印加したときの光学応答をフォトマルで調べた。液晶の光学応答と液晶セルに入力されるパルス波形はオシロスコープ上に同期して表示されるため、セル電圧に対する液晶の透過率がわかる。

【0048】

このとき印可パルスと光量の関係をグラフにしたのが図 11 (B) である。各セル電圧での透過率をプロットしてある。透過率は電圧パルス印可時間で液晶の光学応答が時間変化していくときの、最終的な明るさを示した。グラフでは液晶セル駆動時に液晶層と配向膜に印加される電圧をセル電圧としている。

【0049】

「0 V」リセット期間を設けることにより電圧経路 (A) と電圧経路 (B) で明るさの差がほとんど見られない良好な階調表示ができる。

【0050】

第一の効果として、自発分極  $40 \text{ nC/cm}^2$  の無しき値液晶に対し、駆動

電圧に制限のあるアクティブマトリクスパネルで駆動できるように最適化した配向膜の膜厚は 60 nm と薄く、比較的ヒステリシスがしやすい条件である。しかし「0 V」リセット期間を設けることでヒステリシスのほとんどない表示をすることができる。

## 【0051】

次に本実施例の第二の効果として無しきい値液晶に「0 V」リセット期間を設けたときに、ヒステリシスの改善と同時に応答速度の改善ができる。

## 【0052】

本液晶の応答速度測定結果を図 12 に示す。液晶セルの構成は液晶の自発分極が  $40 \text{ nC} / \text{cm}^2$  であり、ポストバーク後の配向膜の膜厚は 60 nm であり、図 11 (B) のデータの液晶セルと同じである。正極性電圧から負極性電圧へとスイッチングするときの応答速度を調べると特に -5 V から +1 V での応答に大きく時間がかかる (32 msec) ことがわかった。-3 V ~ +1 V へのスイッチングも 15.6 msec と時間がかかっている。無しきい値液晶は異極性電圧間のスイッチングにおいて①白レベルから中間調、②中間調間のスイッチングに時間がかかっている。液晶の自発分極で比べた場合、本実施例のような  $40 \text{ nC} / \text{cm}^2$  と自発分極の小さい液晶でこういった傾向が目立った。

## 【0053】

無しきい値液晶を薄膜トランジスタ等の能動素子で駆動する場合、液晶に直流成分が積算されて焼き付きが起こってしまうことを防ぐために、交流駆動をするのが一般的である。つまり液晶パネルに正電圧と、負電圧が印可されるため、正負電圧間（つまり異極性電圧間）で液晶応答速度が遅いと、動画表示のときに自然な絵をだすことが難しくなる。

## 【0054】

しかし本発明のように「0 V」リセット期間を介して液晶がスイッチングしたときは、応答速度が改善できる。つまり、液晶の応答速度を比較すると、-5 V から +1 V へとダイレクトにスイッチングすると 32 msec の時間がかかるが、-5 V から 0 V へのスイッチングは 0.4 msec であり、0 V から +1 V へのスイッチングは 0.3 msec のため、-5 V から 0 V へとスイッチングさせ

た後にあらたに、0 V から +1 V へとスイッチングさせたら、応答速度を 0. 7 msec とすることができる。

## 【0055】

また、液晶の応答速度を比較すると、-3 V から +1 V へのスイッチングには 15. 6 msec の時間がかかるが、-3 V から 0 V へのスイッチングは 2. 6 msec であり、0 V から +1 V へのスイッチングは 0. 3 msec のため、-3 V から 0 V へとスイッチングさせた後にあらたに、0 V から +1 V へとスイッチングさせたら、応答速度を 2. 9 msec とすることができる。

## 【0056】

このように、「0 V」リセット期間を設けた場合は、「0 V」リセット期間を設けない場合に比べ、応答速度が 5 倍以上に速くなっていることがわかる。

## 【0057】

もちろん「0 V」リセット期間は液晶がリセット位置に戻ることでできる長さにすればよい。例えば図 12 の応答特性を持つ液晶の場合、5 V 以下の電圧から 0 V への応答時間のワーストデータが 2. 6 msec のため、「0 V」リセット期間を 2. 6 msec とし、階調表示期間を 14 msec としても良い。1 フレーム内にサブフレームとして「0 V」リセット期間 2. 6 msec と階調表示期間 14 msec をもうけると、1 フレームで所定階調まで液晶がスイッチングできる。

## 【0058】

このように、「0 V」リセット期間を設けた場合の第二の効果として、白レベルから中間調あるいは中間調間の応答速度が遅い液晶を交流駆動するときに、「0 V」リセット期間をもうけることで、応答速度改善効果がある。もちろん液晶を直流駆動する場合においても、液晶の中間調間のスイッチングが、中間調間のスイッチングを 0 V を介しておこなうときに比べて著しく遅い場合に、本発明の「0 V」リセット期間を設けることで応答速度の改善効果が見積もれる。

## 【0059】

## 〔実施例 2〕

ヒステリシスのあるパネルで「0 V」リセット期間の効果の有効にするには液

晶がリセット期間内に所定位置、あるいは所定位置付近にする必要が有る。本実施例では液晶が「0 V」に戻る時の応答速度 ( $T_3$ ) が、液晶が電界に対し応答するときの応答速度 ( $T_4$ ) に比べ速い ( $T_3 < T_4$ ) 材料を用いて、リセット期間 ( $T_1$ ) による黒表示の期間を階調表示期間 ( $T_2$ ) に対し短くし ( $T_1 < T_2$ )、パネルを明るくすることを試みた。

#### 【0060】

Wave t e c k 社製のファンクションジェネレーター “MODEL 275” で駆動波形を作った。駆動は定電流駆動でありパルス期間内に液晶の自発分極の反転に応じた電荷が供給される。本実験の印可パルスを図4 (A) に示す。階調表示パルス402の前に「0 V」リセット期間401がある。1フレーム期間403が16.6 msecであり、リセット期間401が2 msecと1フレームの1/8程度の時間であるのが特徴である。電圧経路 (A) 404は0 Vから+1 V、-1 V、+2 V、-2 V、+3 V、-3 V、+4 V、-4 V、+5 V、-5 Vと、順次電圧の極性を変えながら、1 V毎に液晶セルに印可するセル電圧の絶対値を上げていく波形である。電圧経路 (B) 405は+4 V、-4 V、+3 V、-3 V、+2 V、-2 V、+1 V、-1 V、0 Vと、順次電圧の極性を変えながら、1 V毎にセル電圧の絶対値を下げていく波形である。電圧経路 (A) と電圧経路 (B) を組み合わせて一周期406とし、1周期の波形を1単位として連続して液晶セルに電圧をかけた。液晶の自発分極、配向膜の膜厚は実施形態1と同じである。

#### 【0061】

各階調表示パルスでの透過率をグラフにしたものを図4 (B) に示す。透過率は電圧パルス印可時間で液晶の光学応答が時間変化していくときの、最終的な明るさを示した。図2の「0 V」リセット期間がないときに比べ特に電圧2 Vでの電圧経路 (A) と電圧経路 (B) で明るさの差が改良されている。フォトマルのノイズのせいで測定した黒レベルが2%くらい浮いているが、実際の黒は図2とほとんど変わらなかった。リセット期間を階調表示期間に比べ短くしても問題なく階調表示ができています。リセット期間による黒表示の時間が短くなっているため、パネルの明るさを損なうこと少ない。

## 【0062】

本実施例では、自発分極の大きい液晶を使う事で、「0V」へリセットする応答速度を速くし、黒表示となるリセット期間を短くした。応答速度を速くするには、自発分極を大きくするだけでなく、プロジェクターパネルのように、パネル温度を上げて液晶の粘度を小さくする事も可能である。

## [実施例3]

本実施例では液晶の焼き付きを防ぎ、かつヒステリシスを抑える駆動方法であることを特徴とする。

## 【0063】

実験セルの構成は図6に準じる。液晶605は図2～4のグラフでデータをとった液晶と同様のものを使っている。任意に印可波形をプログラムできるWave teck社製のファンクションジェネレーター“MODEL275”で波形を作る。駆動は定電流駆動でありパルス期間内に液晶の自発分極の反転に応じた電荷が供給される。本実験の印可パルスを図14(A)に示す。1フレーム1404が4つのサブフレーム1401～1403からなる。階調表示パルス1401、1403の前に「0V」リセット期間1402が設けられ、液晶を「0V」のリセット位置に戻す。1フレーム16.6msec1404のうち、絶対値が同じであり、互いに逆極性の電圧パルス1401、1403で交流駆動が行われていることが特徴である。

## 【0064】

1フレーム16.6msecのフレームを4つのサブフレームにわけた場合でも、液晶の応答速度が速いためリセット期間中(4.15msec)に所定のリセット位置に戻り、良好な階調が行える。また1フレーム期間内で直流成分が相殺されるため、長期間の表示においても焼き付きの生じにくい良好な階調表示が行える。リセット期間を階調表示パルスの後に設け、階調表示パルスで画像データを書き込んだ後に液晶を「0V」のリセット位置に戻しても良い。

## [比較例2]

本比較例ではリセット電圧を1Vにしたときの光学応答を調べ、「0V」のリセット期間を設けた場合と比較する。

## 【0065】

実験セルの構成は図6に準じる。比較のため、図2～4でデータをとったセルと同じ物を使う。液晶材料、配向膜厚は図2～4のデータで使われたものと同じである。印可パルスを図5(A)に示す。リセット電圧を1Vにする。アクティブマトリクス基板は定電荷駆動だが、暫定的に定電流駆動で実験をしている。印可波形はWave-teck社製のファンクションジェネレーター“MODEL 275”で作った。パルス幅501、502は8.3 msecとした。電圧経路(A) 503は+1Vから+2V、0V、3V、-1V、4V、-2V、5V、-3V、6V、-4Vと、+1Vを基準電圧として、±1Vずつ、電圧値が変わって行く。基準電圧と印可する電圧値の差が大きくなる方向である。電圧経路(B) 504は逆に+4V、-3V、+3V、-2V、+2V、-1V、+2Vと+1Vを基準電圧として、±1Vずつ、電圧値が変わって行き、基準電圧と印可する電圧値の差が小さくなる方向である。電圧経路(A)と電圧経路(B)を組み合わせ一周期505とし、1周期を1単位として波形が連続的に液晶セルに印可されている。

## 【0066】

液晶セルに印加したときの電圧と液晶セルの透過率の関係をグラフにしたのが図5(B)である。電圧経路によるヒステリシスは少ないものの、電圧-透過率特性が0Vから正電圧側にシフトしている。こういった電圧-透過率特性で無しき値液晶を駆動した場合、正電圧の直流成分が積算されていき焼き付きの原因となる。

## 【0067】

無しき値液晶の駆動では、単一極性の電圧パルスのリセットパルスとすると、電圧-透過率特性がシフトしてしまった。このことから極性をもたない「0V」リセット期間を設けることが電圧-透過率特性のシフトを防ぐ上でも有効なことがわかる。

## [実施例4]

## 【0068】

本発明をアクティブマトリクパネルに適用してその効果を調べる。パネルの規

格はVGA（640×480画素）である。画素ピッチは $42\mu\text{m}\times 126\mu\text{m}$ である。図11のデータの自発分極 $40\text{nC}/\text{cm}^2$ の液晶を用い、配向膜の膜厚は60nmとする。

## 【0069】

無しきい値液晶の駆動では、液晶が走査線選択期間内に反転しきらなかったとき、薄膜トランジスタの補助容量に書き込まれた電荷により自発分極の反転をする。補助容量が小さすぎると、液晶層への電荷の書き込みが不十分となり、液晶の自発分極が十分に反転できず、白レベルが低下してしまう。このため補助容量はあるていど大きいほうが望ましい。本実施形態では補助容量として、画素単位面積あたり $0.48\text{fF}/\mu\text{m}^2$ と比較的容量の大きなものを用いる。これだけの容量があれば、VGAレベルのパネルで本実施例の自発分極液晶を駆動できる。

## 【0070】

本実施例の薄膜トランジスタ基板の構成を以下のように説明する。薄膜トランジスタの構成は以下のものに限定されるわけではない。本実施例ではトップゲート型の薄膜トランジスタの構成を示しているが、ボトムゲート型の構成としても良い。

## 【0071】

図15において、基板1501にはコーニング社の#7059ガラスや#1737ガラスなどに代表されるバリウムホウケイ酸ガラスやアルミノホウケイ酸ガラスなどのガラス基板を用いることができる。ガラス基板のナトリウムイオン等可動イオンの影響をさけるために、ガラス基板上に下地膜（図示せず）を形成することも可能である。

## 【0072】

ガラス基板上に、25～80nm（好ましくは30～60nm）の厚さで薄膜トランジスタのシリコン半導体よりなる活性層1502～1504がある。薄膜トランジスタの活性層はa-Si（非晶質シリコン）、poly-Si（多結晶シリコン）のどちらも利用可能であるが、本実施例では非晶質シリコンに比べ多結晶シリコンのほうが抵抗が小さく書き込み電流を大きくできるため多結晶シリ



コンを用いている。書き込み電流は5 Vで1  $\mu$  Aくらいである。不純物がドーブされた活性層は、補助容量の電極として使われている。活性層には必要に応じてレジスト等のマスクを設けて、不純物をドーブし、nチャネル、pチャネルを形成する。図. 15では活性層に真性半導体層領域1502、nチャネル領域1503、pチャネル領域1504が設けられている。

## 【0073】

ゲート絶縁膜1505はプラズマCVD法またはスパッタ法を用い、シリコンを含む絶縁膜として形成されている。ゲート絶縁膜は同時に補助容量を形成するときの絶縁膜となるため、誘電率が7程度と高い窒化シリコン膜を用いるのが望ましい。ゲート絶縁膜の膜厚は補助容量を大きくするには膜厚が薄いほど望ましいが、ショート、絶縁破壊を防止するためにはあまり薄くすることもできない。本実施例では絶縁膜の膜厚を30 nmとする。本実施例の補助容量の面積は784  $\mu\text{m}^2$ とする。絶縁膜材料の膜厚・誘電率から計算すると本実施例の補助容量は単位画素面積あたり0.48 fF/ $\mu\text{m}^2$ となり、本実施例の液晶の自発分極を反転させるのに十分な大きさとすることができる。

## 【0074】

ゲート絶縁膜1505上に耐熱性導電層1506があり、走査電極と、補助容量の容量電極を形成している。耐熱性導電層は単層で形成しても良いが、必要に応じて二層あるいは三層といった複数の層から成る積層構造としても良い。導電層はタンタル(Ta)、チタン(Ti)、モリブデン(Mo)、タングステン(W)から選ばれた元素、または前記元素を主成分とする合金か、前記元素を組み合わせた合金膜(代表的にはMo-W合金膜、Mo-Ta合金膜)で形成すれば良い。本実施例で耐熱導電層1506はタンタルを350 nm形成している。本明細書では画素電極が耐熱性導電層1506からなる走査線と活性層が二回交差し、複数の真性半導体領域を持つ構造となっている。

## 【0075】

耐熱性導電層1506およびゲート絶縁膜1504上に保護絶縁膜1507がある。保護絶縁膜は酸化シリコン膜、酸化窒化シリコン膜、窒化シリコン膜、またはこれらを組み合わせた積層膜で形成すれば良い。いずれにしても保護絶縁膜

1 5 0 7 は無機絶縁物材料から形成する。保護絶縁膜 1 5 0 7 の膜厚は 1 0 0 ~ 2 0 0 n m とする。

#### 【0 0 7 6】

保護絶縁膜 1 5 0 7 上に、有機絶縁物材料からなる層間絶縁膜 1 5 0 8 がある。有機樹脂材料は一般に誘電率が低いので、寄生容量を低減することができる。しかし、吸湿性があり保護膜としては適さないので、本実施例のように、保護絶縁膜 1 5 0 7 として形成した酸化シリコン膜、酸化窒化シリコン膜、窒化シリコン膜などと組み合わせて用いる必要がある。

#### 【0 0 7 7】

無しきい値液晶の配向性は表面の凹凸に大きく影響される。表面の凹凸によるプレチルトの違いから配向欠陥が誘起されてしまうため、液晶の配向面はできるだけ平坦化されていることが望ましい。そこで平坦化効果のある有機絶縁物材料からなる層間絶縁膜 1 5 0 8 の厚さは 1 0 0 0 ~ 6 0 0 0 n m くらいが望ましい。層間絶縁膜 1 5 0 9 の厚さが厚いほど液晶配向面の平坦化効果が高いため、有機樹脂膜の厚さはプロセスとして大きな問題がない範囲でできるだけ厚くするほうが望ましい。

#### 【0 0 7 8】

十分に平坦化効果のある層間絶縁膜 1 5 0 9 にコンタクトホールをあけ、I T O 等の透明画素電極 1 5 1 0 をパターンニングし、液晶配向の電圧制御機能を持たせる。また同じ絶縁膜上に信号電極 1 5 0 9 がパターンニングされている。信号電極としては、抵抗値の小さい金属を用いる方が信号波形のなまりを防ぐためにも望ましい。以上の構成をもつ基板をアクティブマトリクス基板と称する。

#### 【0 0 7 9】

アクティブマトリクスパネルの対向基板 1 5 1 1 には、液晶の配向欠陥による黒レベルの光漏れを防止するためにブラックマトリクス（図示せず）を設けても良い。特に無しきい値液晶は凹凸のある面で配向欠陥が大きくでる傾向があるため、薄膜トランジスタの表面凹凸の大きいところにブラックマトリクスが設けると良い。ブラックマトリクスの材料としては、クロム、酸化クロム、樹脂 B M があある。直視パネルで樹脂 B M を採用すると、ブラックマトリクスが光を反射する

ことによる周囲光の映り込みを避けることができ、ぎらつきのないパネルができる。プロジェクターパネルでは反射率の高い金属のブラックマトリクスを採用するほうが、不要な光を反射することで、活性層への光リークをおさえることができる。いずれにせよ、無しきい値液晶の場合、ブラックマトリクスを成膜することでその凹凸が液晶配向に影響しないようにする必要がある。

#### 【0080】

さらに、対向基板 1 5 1 1 には液晶層に電界をかけて配向制御をする機能を有する透明導電膜 1 5 1 2 がある。透明導電膜としてはITOなどがあるが、いずれにしる表面凹凸の少ないほうが無しきい値液晶の配向には望ましい。膜厚としては屈折率が2程度のITOの場合100nm~120nmくらいに設定すると、干渉条件により可視光領域での透過率を高くすることができる。

#### 【0081】

対向基板上にパネルのセルギャップを維持するために柱状スペーサー（図示せず）の形成を行う。スペーサー材料の直径が大きくなるとスペーサーにより誘起される液晶の配向欠陥が大きくなる傾向があるため、柱状スペーサーの直径はできるだけ小さくするほうが望ましい。柱状スペーサーを薄膜トランジスタ基板の画素電極のコンタクトホール上にくるように設計することで、薄膜トランジスタ表面の凹凸を覆うようにすることも可能である。

#### 【0082】

セルギャップ維持手段としては柱状スペーサーだけでなく、液晶の配向欠陥を防止する目的で壁スペーサー（図示せず）を採用することも可能である。壁スペーサーを薄膜トランジスタ基板の画素電極と画素電極の境のような凹凸のある位置にくるように設計することで薄膜トランジスタ表面の凹凸を覆い、液晶配向面をできるだけ平坦にすることも可能である。本実施例ではスペーサー材料をパターンニングして対向基板上に設けたが、スペーサー材料の形成は対向基板だけに制限されるわけではなく、薄膜トランジスタ基板に形成することも可能である。

#### 【0083】

アクティブマトリクスパネルでカラー表示を行う場合、直視パネル、プロジェクター単板式パネルではカラーフィルター（図示せず）を適宜設ける必要がある

。しかしこの場合異なる色のカラーフィルター樹脂が重なる部分の凹凸で液晶の配向欠陥が誘起される可能性があるため、カラーフィルター上にオーバーコート剤をもうけ十分に液晶配向面の平坦化をはかる必要がある。

## 【0084】

配向膜印刷法により配向膜 1 5 1 3 が形成されている。配向膜の膜厚は 6 0 n m と薄くして、配向膜による電圧損失をおさえることをねらっている。

## 【0085】

配向膜のプリベーク、ポストベーク後にラビングが行われている。無しきい値液晶はラビング布の毛先のみだれにより、配向欠陥ができてしまい、黒レベルが低下してしまう。このためラビング布の材質、エージング回数の条件出しを行い良好な配向を得られるような条件を探す必要がある。当社の実験結果ではラビング布はコットンよりもレーヨンの方が、毛先が揃っているせいかラビングの状態が均一で黒レベルが良い傾向があった。またある程度エージングをかけたラビング布のほうが毛先のほつれが少なく配向欠陥が少ない傾向があった。

## 【0086】

一対の基板間にシールパターン 1 5 1 4 が形成されている。狭ギャップ形成のため、シール剤はセル組み熱プレス工程により 1 . 5 ~ 2 . 0  $\mu$  m くらいにつぶすことができるものを使うと良い。

## 【0087】

無しきい値液晶 1 5 1 5 が注入されている。無しきい値液晶は粘度が高く、常温での注入は時間がかかる。等方相以上に注入温度を上げて液晶注入を行うほうが望ましい。しかし真空加熱注入では、高真空・高温という条件のため、液晶の低粘度成分が揮発しやすくなっており、液晶の組成自体が変化し、液晶の配向性に影響を与えることもありうる。真空注入のプログラム・注入方法の条件出しを行い、液晶をできるだけ高真空・高温化に曝露しないように注意し、低粘度成分の揮発を抑えることが必要である。本実施例では液晶を等方相以上で注入し、注入終了後徐冷することで再配向処理をしている。再配向後、UV 硬化樹脂（図示せず）で液晶の注入口を封止している。

## 【0088】

次にフレキシブルプリント配線板 (FPC: Flexible Printed Circuit) (図示せず) を取り付け、FPCから外部信号を入力し液晶パネルを駆動する。薄膜トランジスタに接続した画素電極 1509 と、薄膜トランジスタと対向する基板に設けられた画素電極 1511 で液晶・配向膜に電界がかかる。

#### 【0089】

アクティブマトリクスパネルの駆動において無しき値液晶を駆動する場合は線順次駆動をして、走査線 1 本毎に画像データを書き込んでいく。線順次駆動では画像データの書き込み時間が点順次駆動に比べ長く、自発分極の反転に必要な書き込み電流を長時間入力できる。

#### 【0090】

液晶パネルで動画表示を行うときは 1 枚の画像を 1 フレーム 16.6 msec で書き込む。図 16 に 1 フレームの駆動波形を示す。1 枚の画像を表示する 1 フレーム期間 1601 にサブフレームが二つ設けられている。二つのサブフレームはどちらも 8.3 msec とする。VGA という画素スペックから計算して、各サブフレームでの一本の走査線選択期間 1604 は 17.2  $\mu$ sec/本である。第一のサブフレーム 1602 は「0V」リセット期間であり、信号電圧 1606 は 0V となる。第二のサブフレーム 1603 は階調表示期間であり、走査線選択期間 1605 に信号電極から画像データに対応した信号電圧の階調表示パルス 1607 を入力する。実際の動画表示では、1 フレーム 1601 のうち、画像データに対応する階調表示パルス 1607 が各フレームで電圧値を変えて、連続的な画像を形成する。

#### 【0091】

本実施例の無しき値液晶は実験セルではセル電圧 3.5V で液晶の白レベルが飽和し、電圧-透過率特性で電圧を上げていった時に得られる明るさの最大光量を得られるが、アクティブマトリクス駆動では、自発分極の反転によりセル電圧 (配向膜と液晶にかかる電圧) と補助容量の電位が低下してしまうため、薄膜トランジスタの信号電圧に対しセル電圧が低くなってしまう。セル電圧を 3.5V にするには信号電圧を 6V に上げる必要がある。このため、信号電圧と透過率

の関係は、液晶セル電圧と透過率の関係にくらべてしきい値特性が緩やかになり、階調がとりやすくなる。

【0092】

定電荷駆動のアクティブマトリクスパネルを用いて図16の駆動波形で「0V」リセット期間を設けて液晶を駆動したが、定電流駆動で実験したヒステリシスの改善効果が、アクティブマトリクス駆動でも同様にあることが確認できる。かつ、駆動電圧に制限のあるアクティブマトリクス駆動で配向膜の電圧損失を防ぎ白レベルを出すために最適化した膜厚60nmと薄くヒステリシスがしやすい配向膜厚でも、良好な階調が得られる。

【0093】

定電荷駆動のアクティブマトリクスパネルで「0V」リセット期間を設けて液晶を駆動したが、定電流駆動で実験した応答速度の改善効果が、アクティブマトリクス駆動でもあることが確認でき、「0V」リセット期間がない駆動方法に比べ、「0V」リセット期間を設けた方が動画表示をしたときの中間調表示のスイッチングがスムーズであり応答速度の改善効果がわかる。

【0094】

本発明の実施は、本実施例の無しきい値液晶の液晶材料、自発分極、配向膜厚に限定されるものでなく広く利用できる。

【0095】

本発明を実施して作製されたアクティブマトリクス基板および液晶表示装置は様々な電気光学装置に用いることができる。そして、そのような電気光学装置を表示媒体として組み込んだ電子機器全てに本発明を適用することができる。電子機器としては、パーソナルコンピュータ、デジタルカメラ、ビデオカメラ、携帯情報端末（モバイルコンピュータ、携帯電話、電子書籍など）、ナビゲーションシステムなどが上げられる。

【発明の効果】

【0096】

第一に「0V」のリセット期間を導入することで、ヒステリシスのでやすい自発分極材料、配向膜厚でもヒステリシスをでにくくし、良好な階調表示をするこ

とができる。無しきい値液晶は自発分極が小さいほどヒステリシスが出やすい傾向があるため本発明は自発分極の小さい材料 ( $< 40 \text{ nC/cm}^2$ ) により有効である。無しきい値液晶は配向膜厚が薄い場合にヒステリシスがでやすいため配向膜厚が薄いパネルにより有効である。

## 【0097】

第二に「0 V」リセット期間を設けることで応答速度の改善効果が見られる。これは自発分極が  $< 40 \text{ nC/cm}^2$  と小さい液晶で特に有効である。また、液晶の中間調間のスイッチングが、中間調間のスイッチングを「0 V」を介しておこなうときに比べて遅い場合に特に有効である。

## 【0098】

第三に駆動電圧に制限のあるアクティブマトリクス駆動で、配向膜による電圧損失、あるいは補助容量の電位低下による電圧降下を防ぎ、白レベルを充分に出すように最適化した薄い配向膜の膜厚、小さな無しきい値液晶の自発分極ではどうしてもヒステリシスがでやすくなってしまうが、「0 V」のリセット期間を導入することでヒステリシスを抑えて良好な階調表示を行うことができる。アクティブマトリクス駆動でつかうセル条件は薄膜トランジスタを例にとって説明すると、自発分極  $40 \sim 150 \text{ nC/cm}^2$  で配向膜が  $15 \sim 75 \text{ nm}$ 、あるいは自発分極  $20 \sim 40 \text{ nC/cm}^2$  で配向膜が  $75 \sim 150 \text{ nm}$  と薄い場合であり、特にこういった条件で本発明は有効である。

## 【0099】

第四に従来の無しきい値液晶でヒステリシス低減をねらう従来の駆動に比べ、リセット期間電圧が「0 V」なので、液晶の自発分極は平均すると相殺されてなくなり、リセット期間に起因する焼き付きを抑えることができる。かつ、リセット期間の表示が黒レベルなので、階調で黒を出す時にもリセット期間の表示に起因する混色が起こらず、安定した黒をだすことができる。あるいは従来の駆動と比較した結果、よりヒステリシスを少なくする効果があることが確認されている。

## 【0100】

第五に本発明では「0 V」リセット期間を設けることを特徴とし、電圧－透過

率特性のシフトを防いでいる。つまり、比較例 1 に示したようにリセット電圧を +1 V としたときは、電圧－透過率特性が正電圧側にシフトしてしまう傾向が見られている。電圧－透過率特性が正電圧側にシフトすると、正極性電圧の偏りが起こり焼き付きにつながってしまう。リセット電圧を「0 V」とし、できるだけ電圧－透過率特性のシフトを防ぐことが望ましい。

【0 1 0 1】

第六に本発明では、「0 V」リセット期間内に液晶が概略リセット位置にもどればヒステリシス低減効果を発揮できるため、「0 V」リセット期間内に液晶が概略リセット位置に戻ることを前提として、下記のように駆動方法を変えることも可能である。

- ①液晶の応答速度に応じ「0 V」リセット期間を自由に設定できる。つまり液晶が「0 V」にリセットする応答時間 ( $T_3$ ) が、リセット期間 ( $T_1$ ) に対し短ければ良い ( $T_3 < T_1$ ) ため、リセット期間 ( $T_1$ ) を階調表示期間 ( $T_2$ ) に対し短くし ( $T_1 < T_2$ )、明表示の期間を長くすることも可能である。
- ② 本発明では液晶が「0 V」リセット期間内に概略リセット位置に戻る場合に効果が発揮されるため、駆動電圧範囲で液晶の応答速度が比較的速いことが望ましい。プロジェクターパネルのような環境温度の高いパネルで液晶の粘度を下げて、「0 V」リセット位置に戻る液晶の応答速度を速くすることも可能である。
- ③焼き付き防止のため、1 フレーム期間に正負逆極性の電圧パルスを設けることも可能である。

【図面の簡単な説明】

【図 1】従来の駆動方法の例を示す。

【図 2】 「0 V」リセット期間を設けていないときの駆動波形と駆動結果を示す。

【図 3】 「0 V」リセット期間を設けたときの駆動波形と駆動結果を示す。

【図 4】 「0 V」リセット期間を短くしたときの駆動波形と駆動結果を示す。

【図 5】 「1 V」リセット期間を設けたときの駆動波形と駆動結果を示す。



【図 6】 実施例に用いられた液晶セルを示す。

【図 7】 三安定の反強誘電性液晶、双安定強誘電性液晶のヒステリシスカーブを示す。

【図 8】 単純マトリクスパネルの構成を示す。

【図 9】 無しきい値液晶のヒステリシスの特徴を示す。

【図 10】 無しきい値液晶を駆動するパネルの一例として、薄膜トランジスタを用いたアクティブマトリクスパネルの回路を示す。

【図 11】 自発分極の小さい無しきい値液晶の駆動に対し、「0 V」リセット期間を設けたときの駆動波形と駆動結果を示す。

【図 12】 自発分極の小さい無しきい値液晶の応答速度を示す。

【図 13】 「0 V」リセット期間がない場合の無しきい値液晶の光学応答実データを示す。

【図 14】 本発明の焼き付きを防止する駆動例を示す。

【図 15】 本発明の実施する例としてアクティブマトリクスパネルを示す。

【図 16】 本発明を実施する場合の、アクティブマトリクスパネルの 1 フレームの駆動波形を示す。

【図 17】 「0 V」リセット期間を設けた場合の無しきい値液晶の光学応答実データを示す。

#### 【符号の説明】

1 0 1 走査線選択期間

1 0 2 階調表示パルスによる黒表示

1 0 3 設定パルス

1 0 4 設定パルスに起因する白レベル

2 0 1、3 0 3、4 0 4、5 0 3、1 1 0 3

電圧経路 A (印可電圧の絶対値を上げていく方向)

2 0 2、3 0 4、4 0 5、5 0 4、1 1 0 4

電圧経路 B (印可電圧の絶対値を上げていく方向)

2 0 3、3 0 5、4 0 6、5 0 5、1 1 0 5

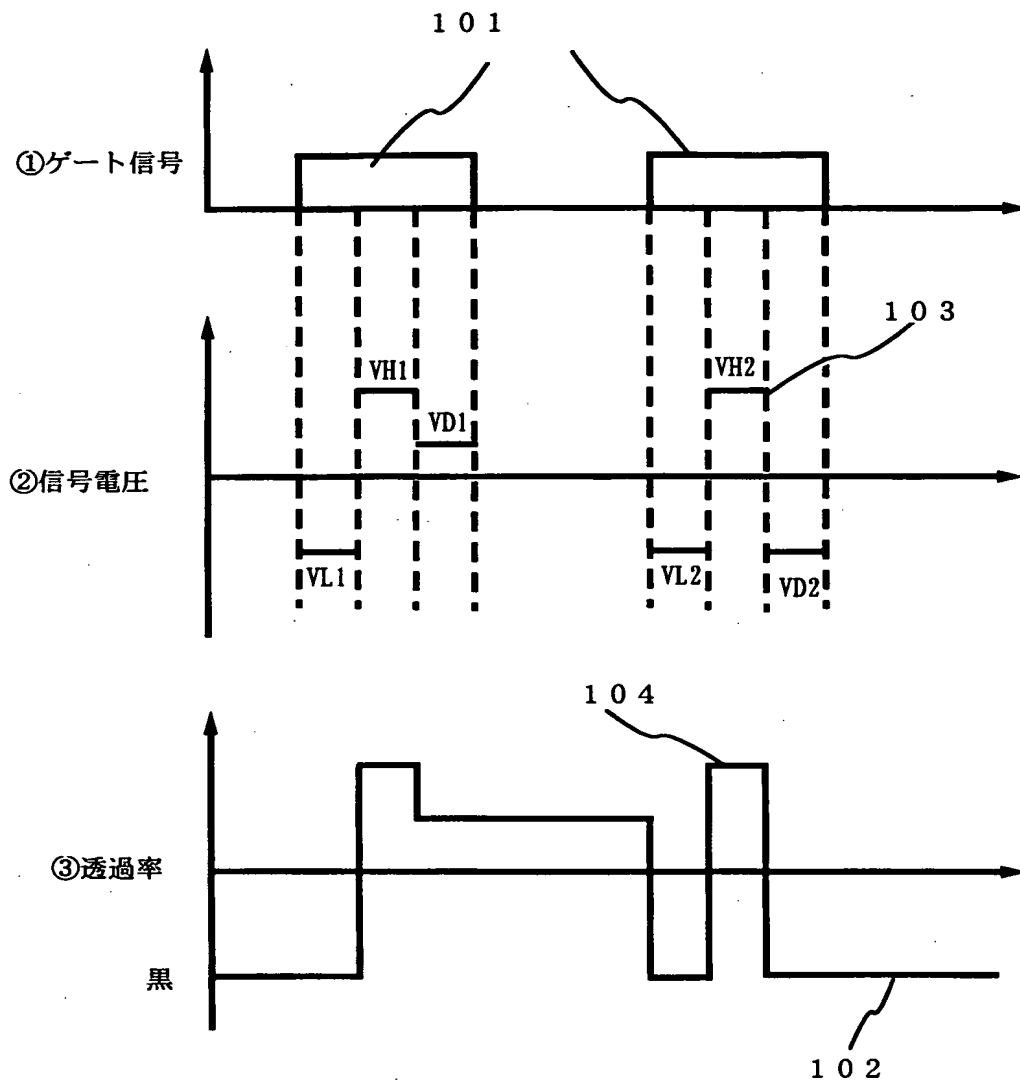
実験波形の 1 周期

- 204 交流パルス
- 205～208 電圧パルス
- 209～212 電圧パルスの透過率
- 301、401、501、1101、1402 「0V」のリセット期間
- 302、402、502、1102、1401、1403 階調表示パルス
- 403 画像表示の1フレーム
- 601 石英基板
- 602 ITO
- 603 低プレチルト配向膜
- 604 シール剤
- 606、607 無しきい値液晶のラビング方向
- 608、609 偏光板
- 701 ヒステリシス幅の定義
- 1001 アクティブマトリクスパネルの走査線
- 1002 アクティブマトリクスパネルの信号線
- 1003 アクティブマトリクスパネルの薄膜トランジスタ
- 1004 液晶層
- 1005 補助容量
- 1301～1306、1701～1705 液晶の光学応答
- 1501 ガラス基板
- 1502 真性半導体層
- 1503 nチャネル領域
- 1504 pチャネル領域
- 1505 ゲート絶縁膜
- 1506 耐熱性導電層
- 1507 保護絶縁膜
- 1508 有機樹脂層間絶縁膜
- 1509 信号電極
- 1510 透明画素電極

- 1 5 1 1 対向基板
- 1 5 1 2 透明導電膜
- 1 5 1 3 配向膜
- 1 5 1 4 シールパターン
- 1 5 1 5 無しきい値液晶
- 1 6 0 1 1 フレーム期間
- 1 6 0 2 第一のサブフレーム
- 1 6 0 3 第二のサブフレーム
- 1 6 0 4、1 6 0 5 走査線選択期間
- 1 6 0 6 「0 V」リセット期間の信号電圧
- 1 6 0 7 階調表示パルスの信号電圧

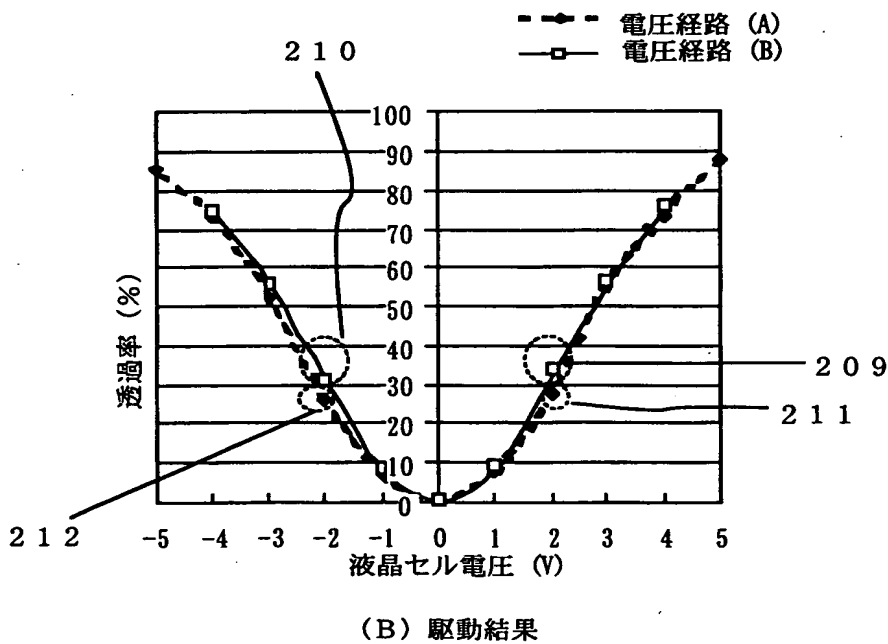
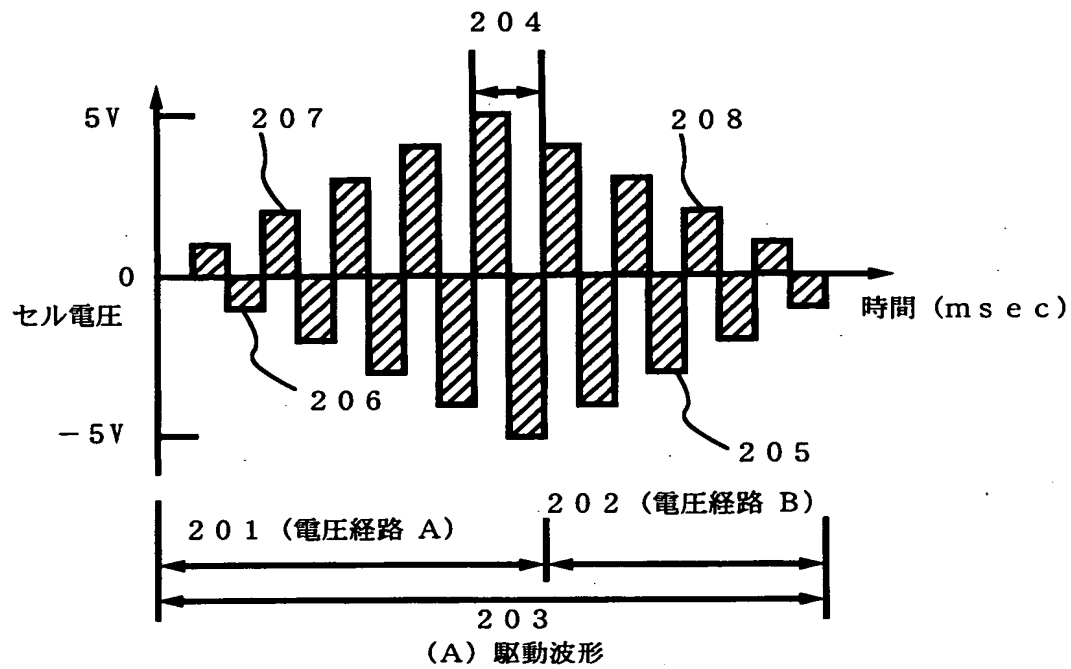
【書類名】 図面

【図 1】



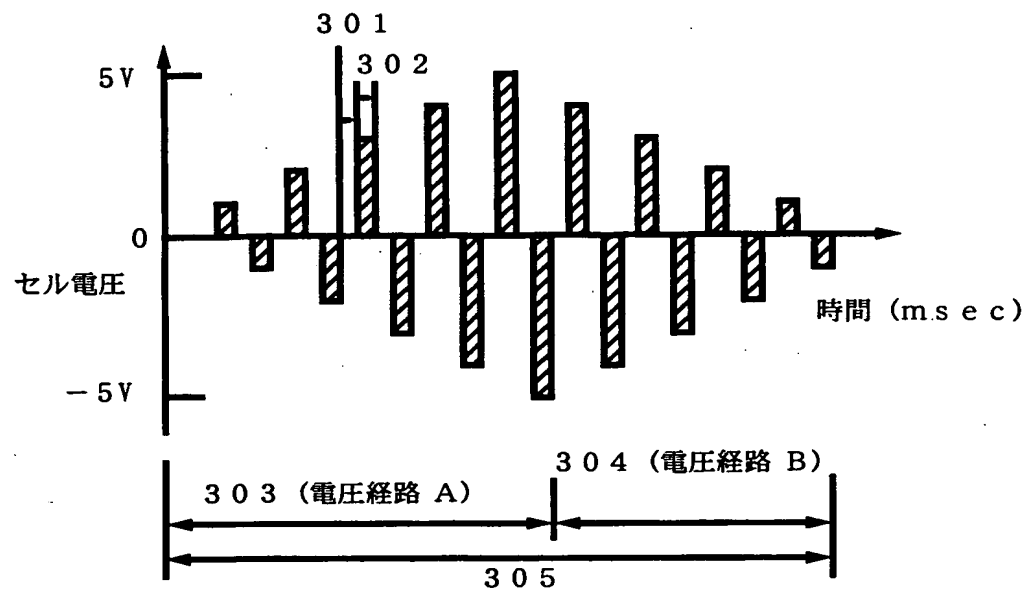
従来の駆動法の例

【図 2】

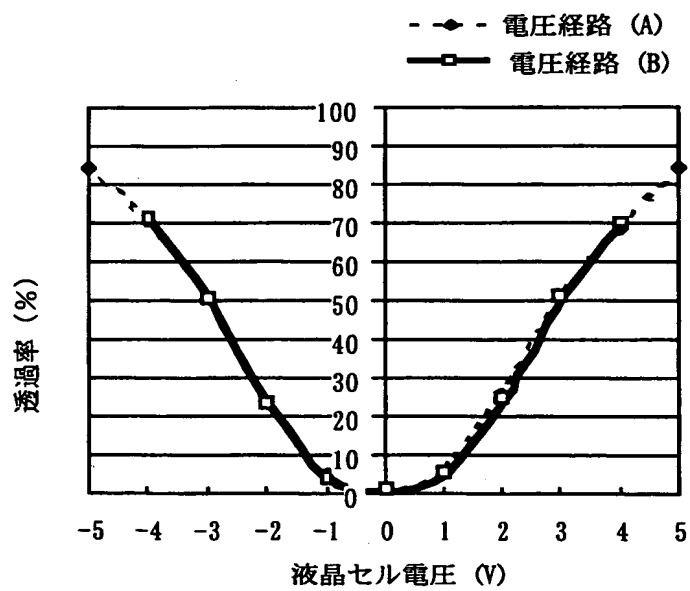


「0 V」リセット期間を設けないときの駆動波形と駆動結果

【図 3】



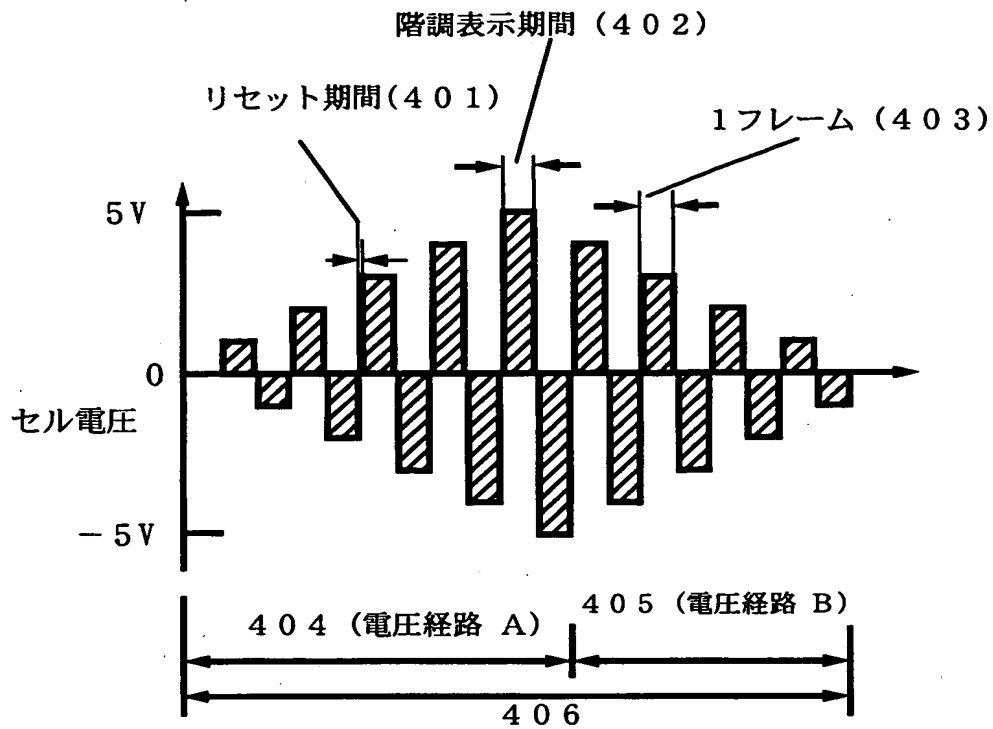
(A) 駆動波形



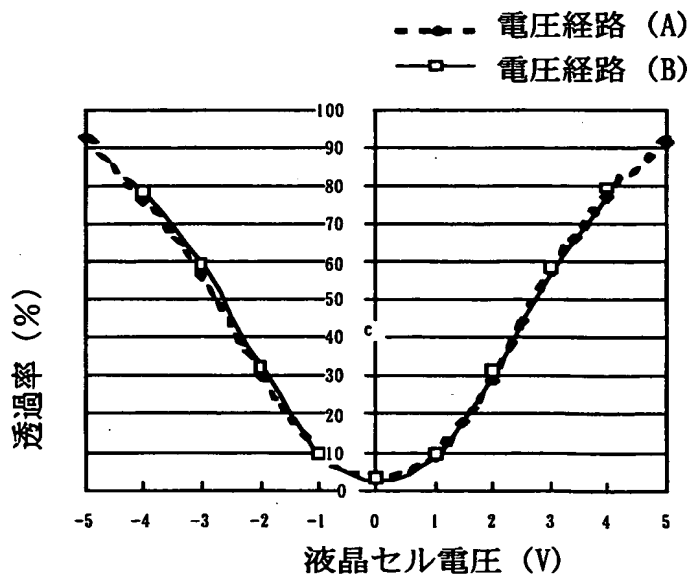
(B) 駆動結果

「0V」リセット期間を設けたときの駆動波形と駆動結果

【図 4】



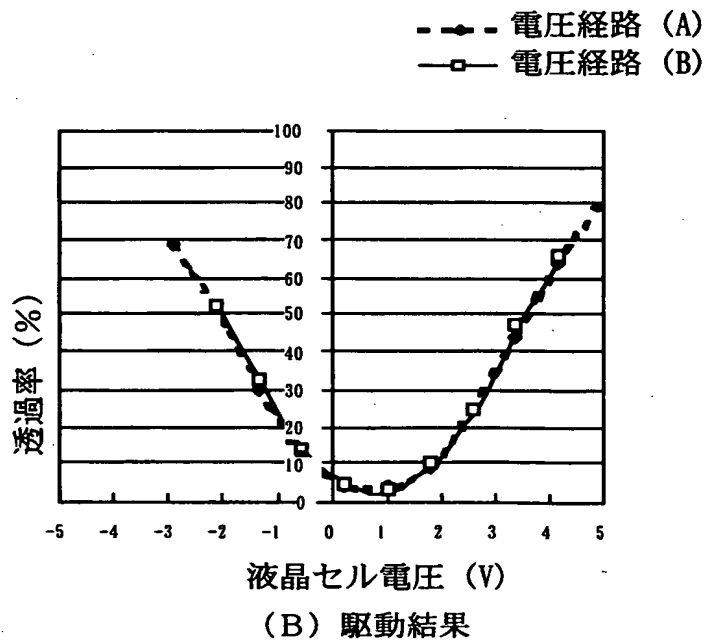
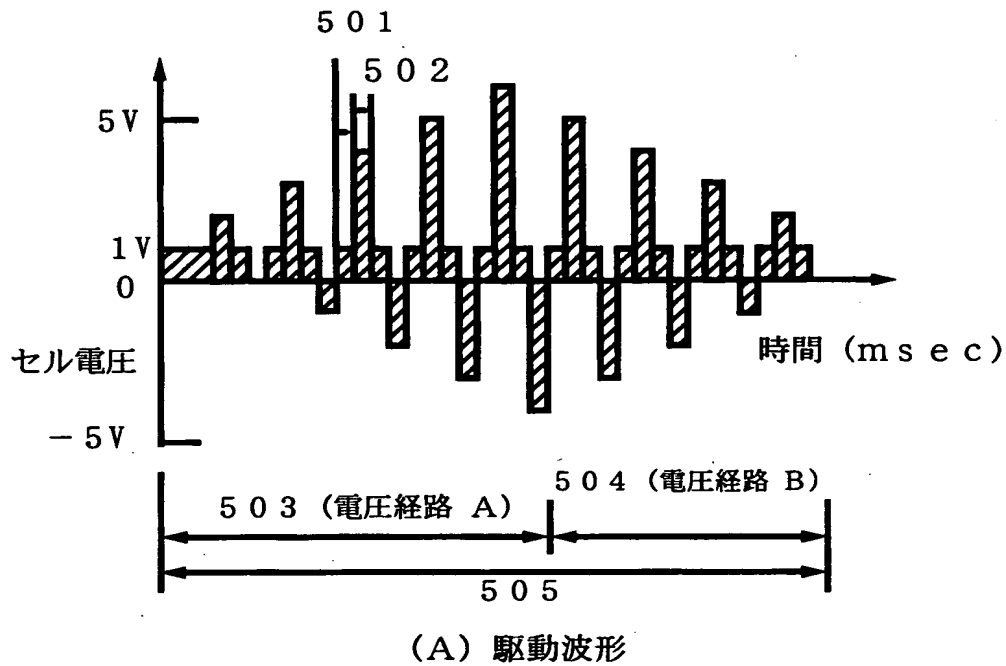
(A) 駆動波形



(B) 駆動結果

「0V」リセット期間を短くしたときの駆動波形と駆動結果  
(リセット期間 2 msec 階調表示期間 14.6 msec)

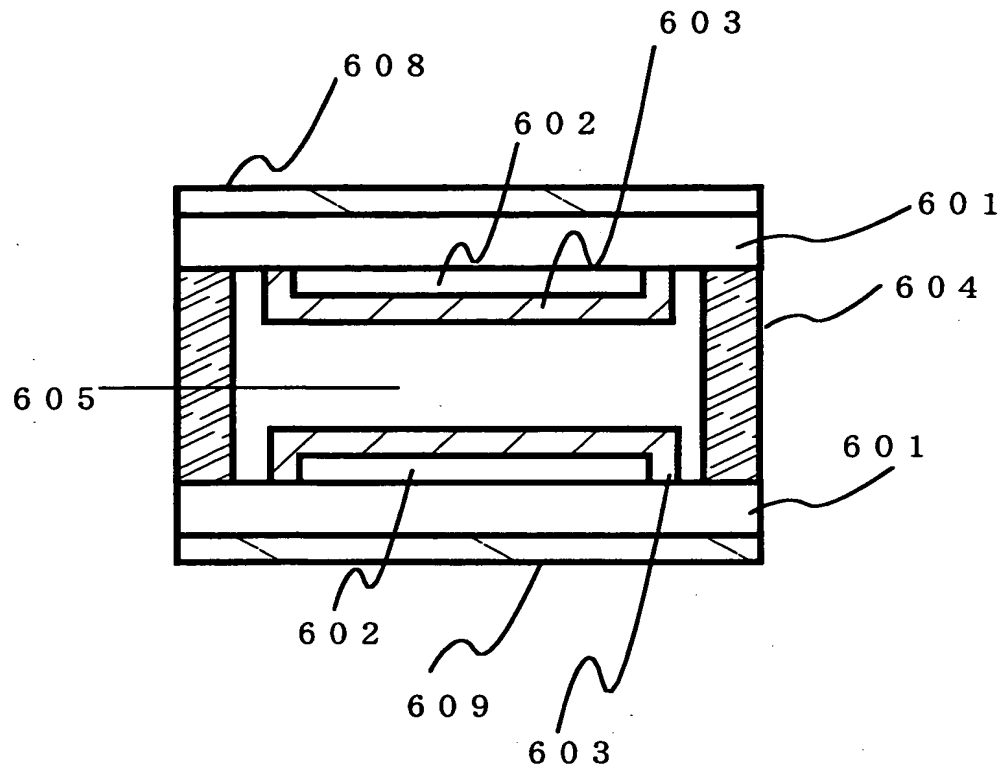
【図 5】



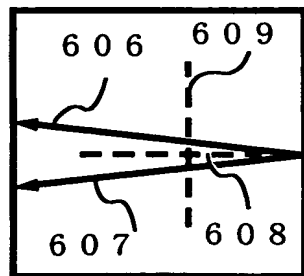
「1 V」のリセット電圧を設けたときの駆動波形と駆動結果



【図 6】

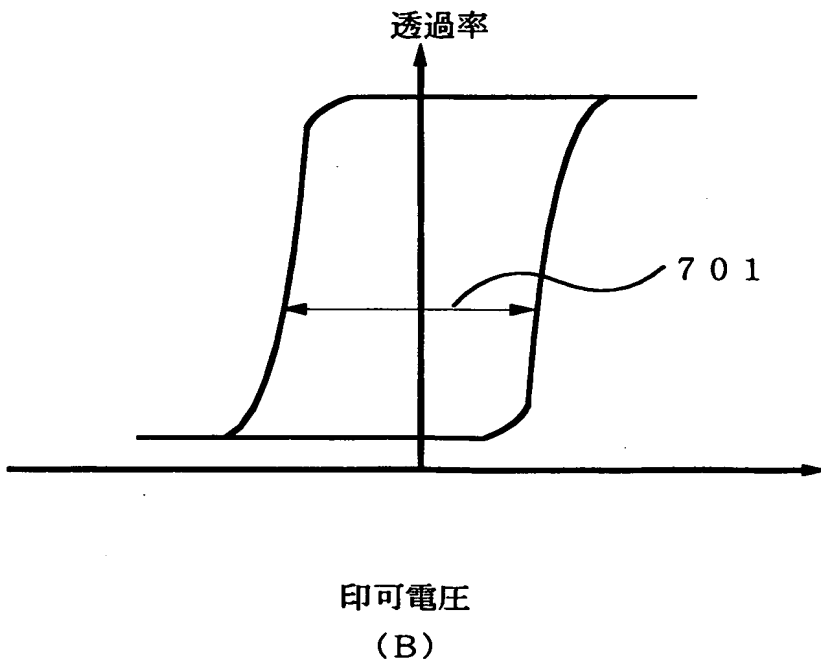
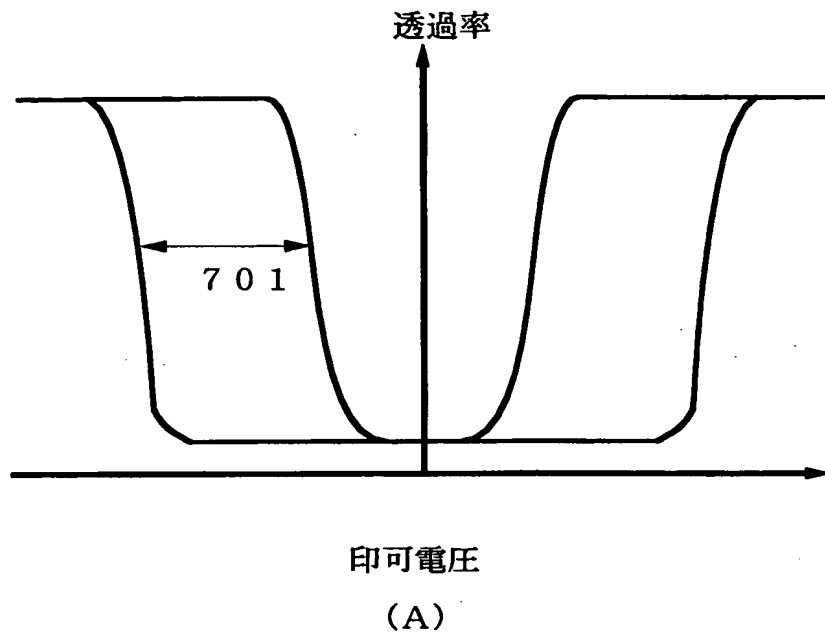


液晶セル断面図

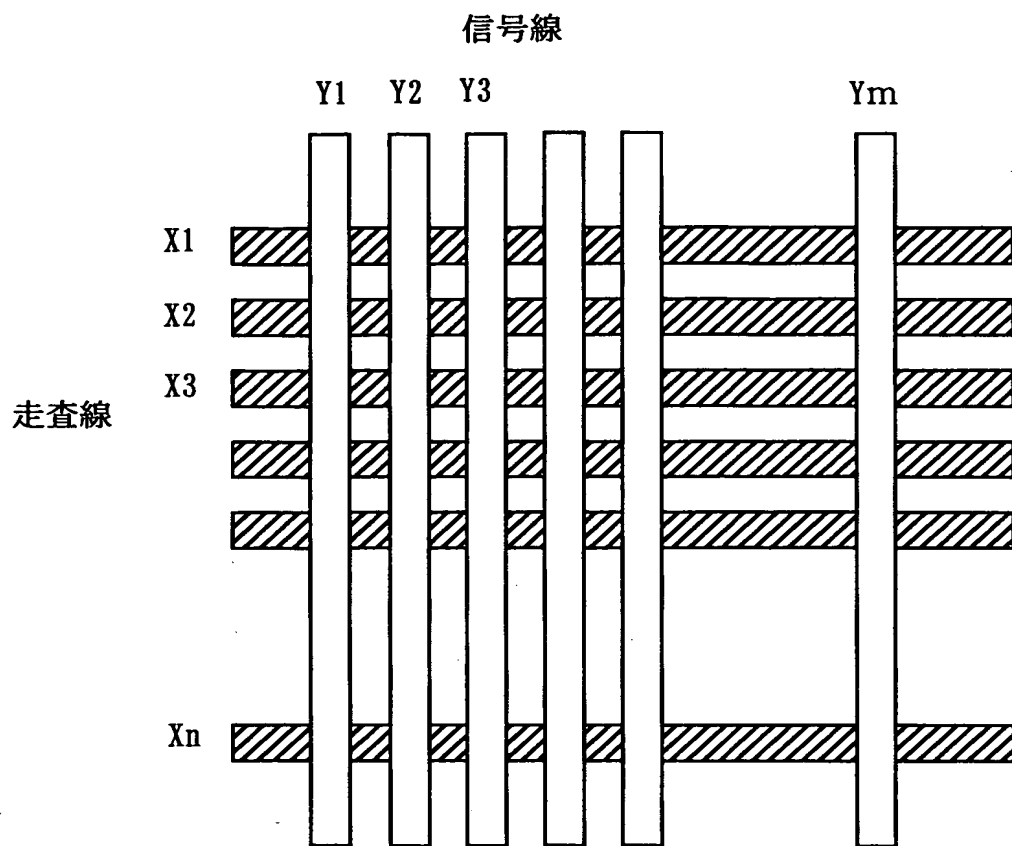


上面図

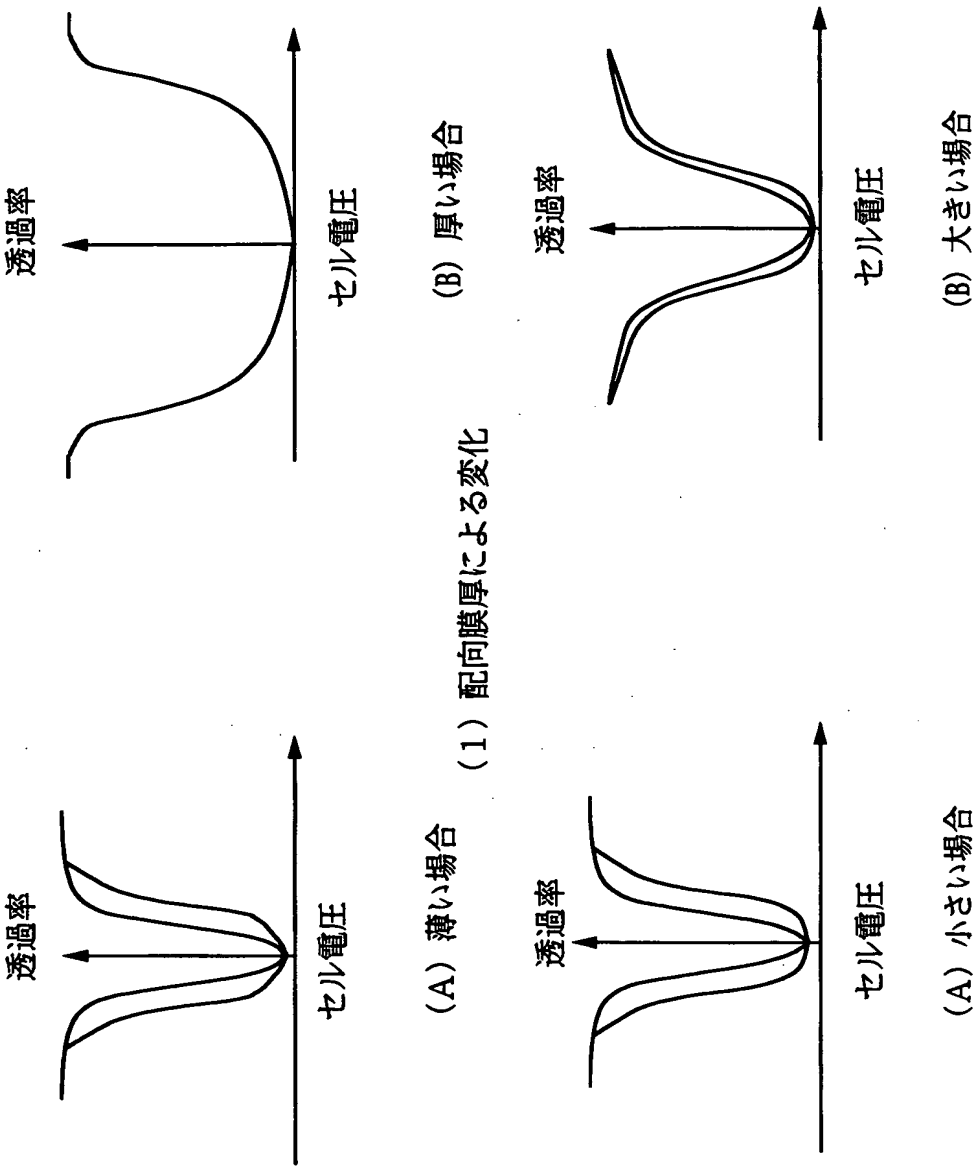
【図 7】



【図 8】

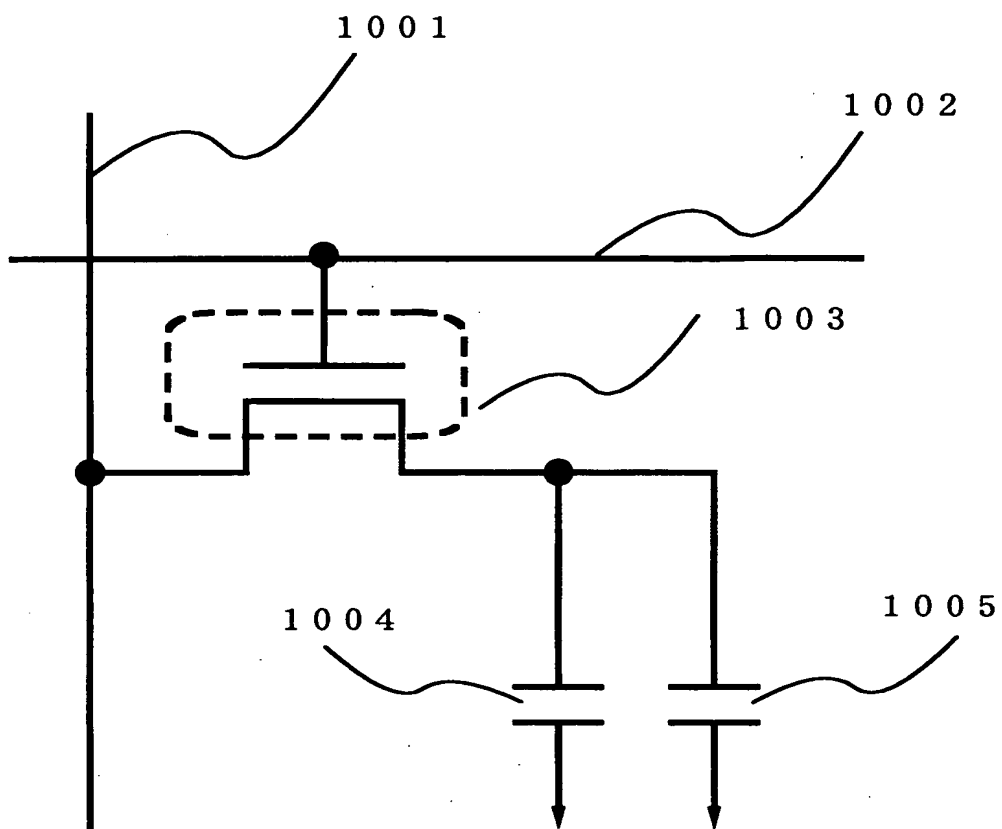


【図 9】

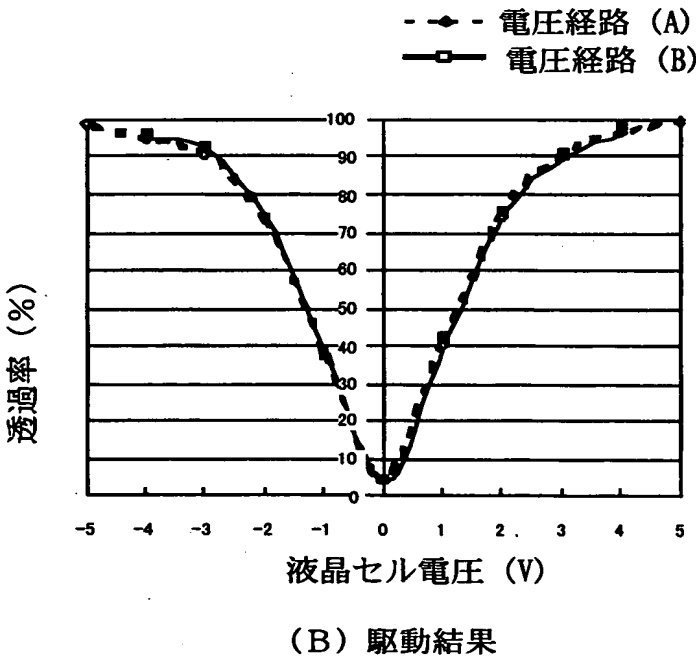
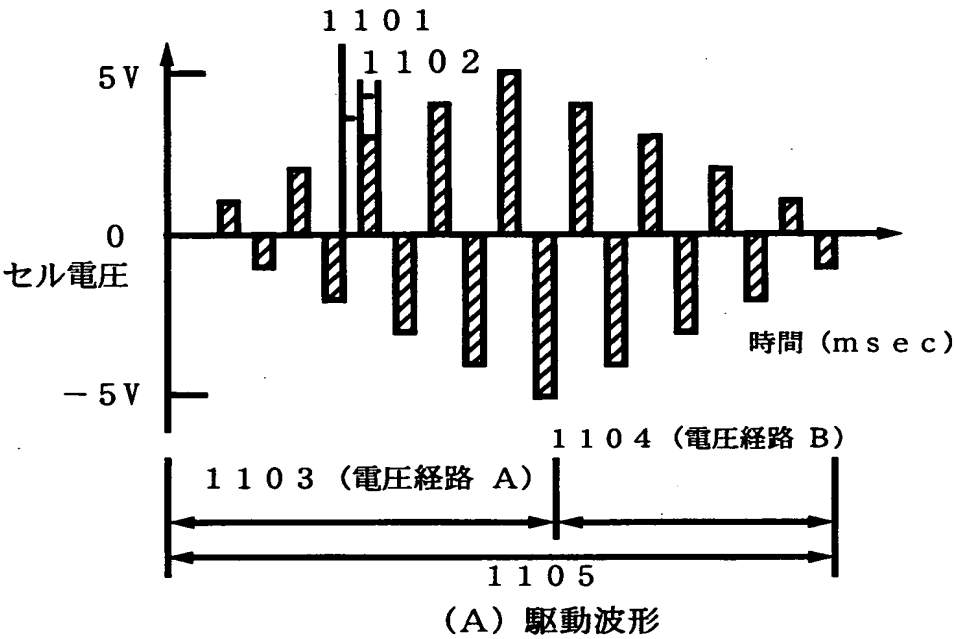


無しき値液晶のヒステリシスの特徴

【図 10】

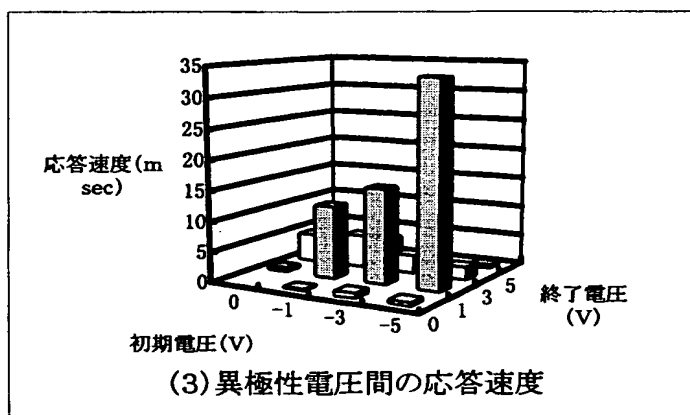
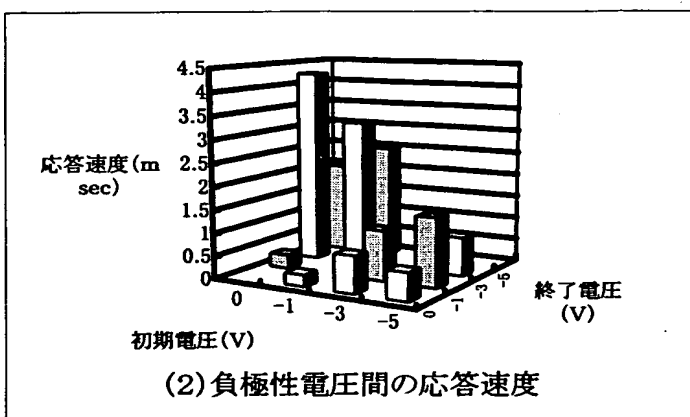
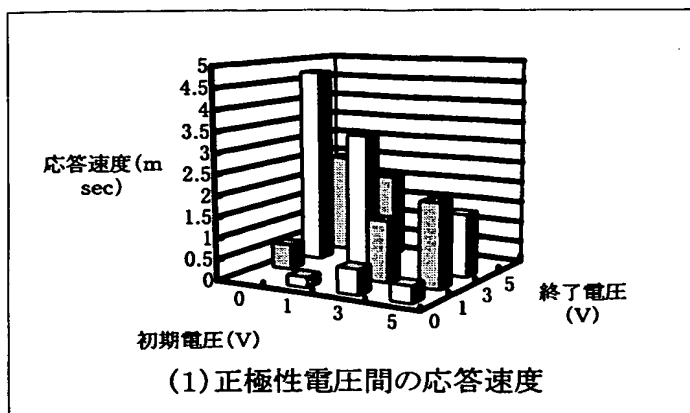


【図 1 1】

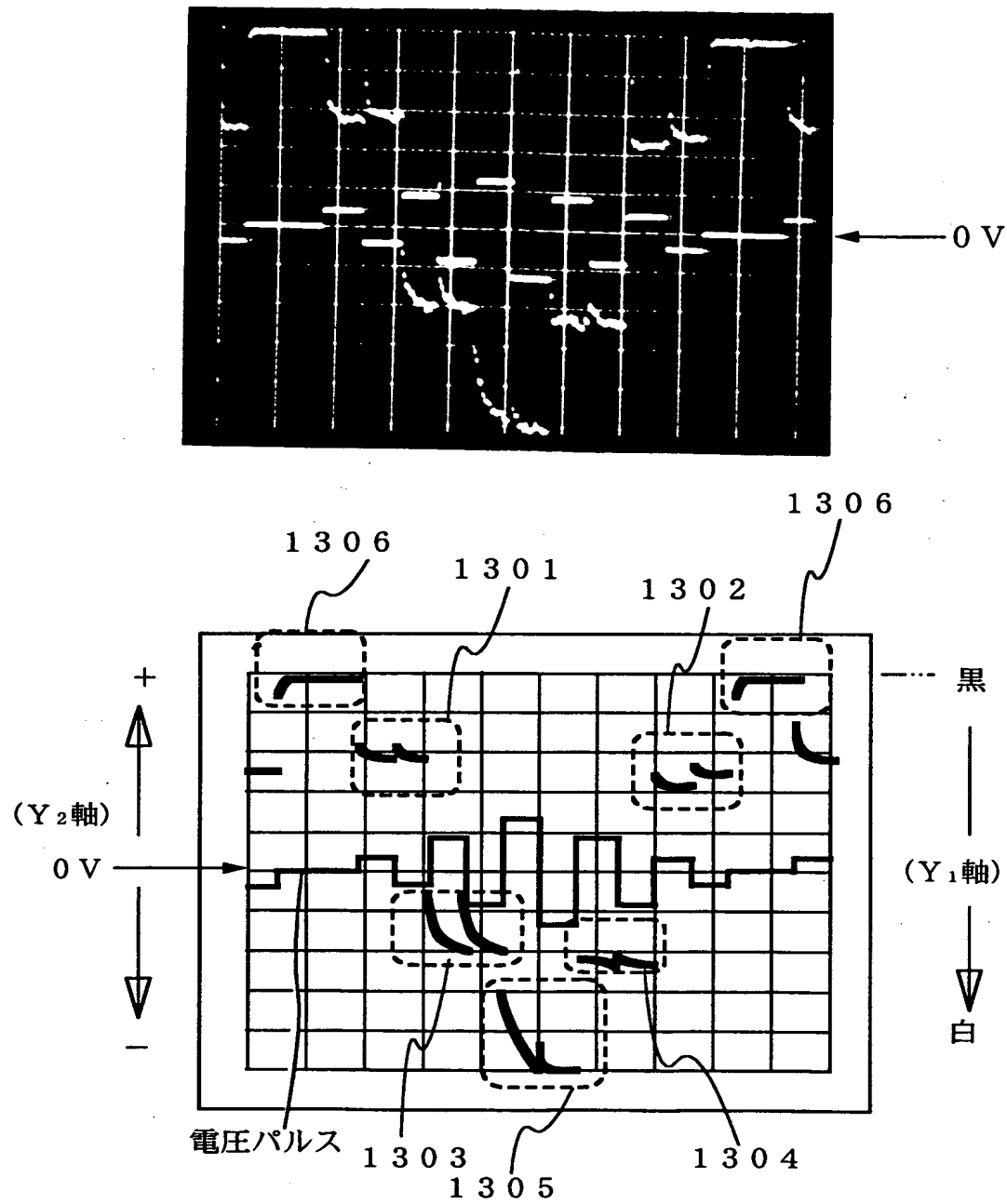


「0V」リセット期間を設けたときの駆動波形と駆動結果  
液晶の自発分極  $40 \text{ nC/cm}^2$

【図 1 2】



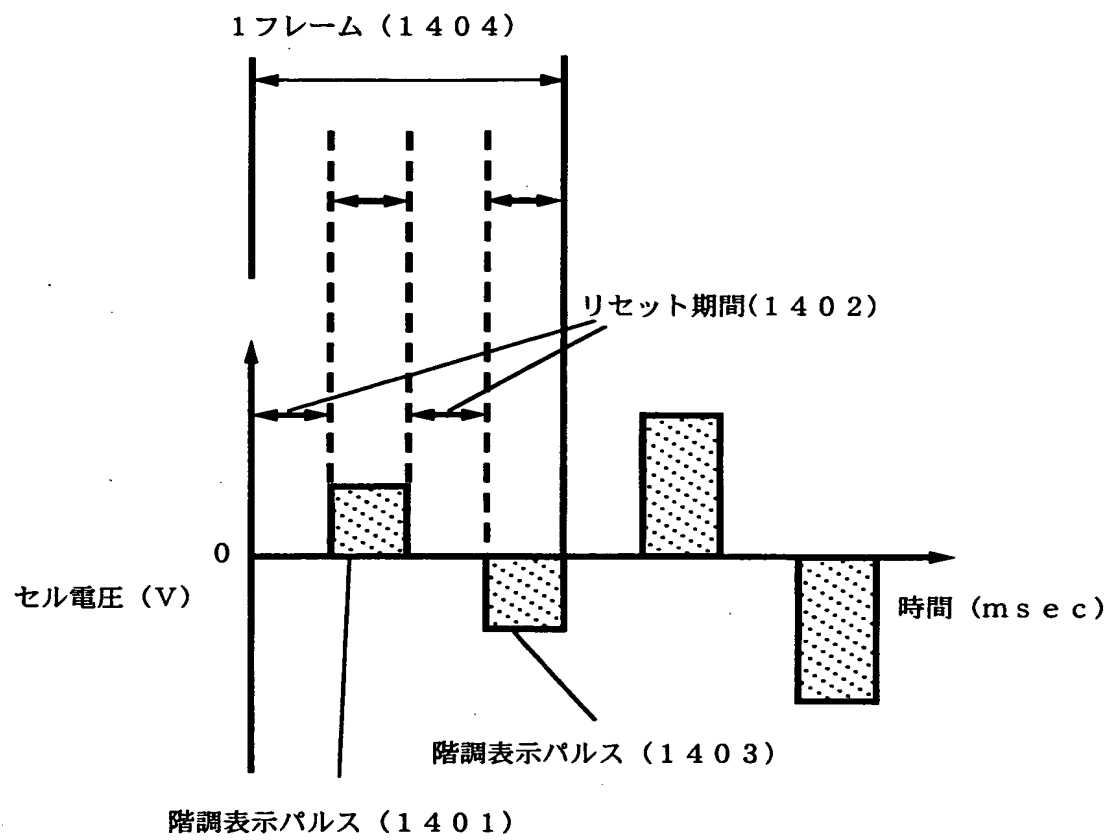
【図 1 3】



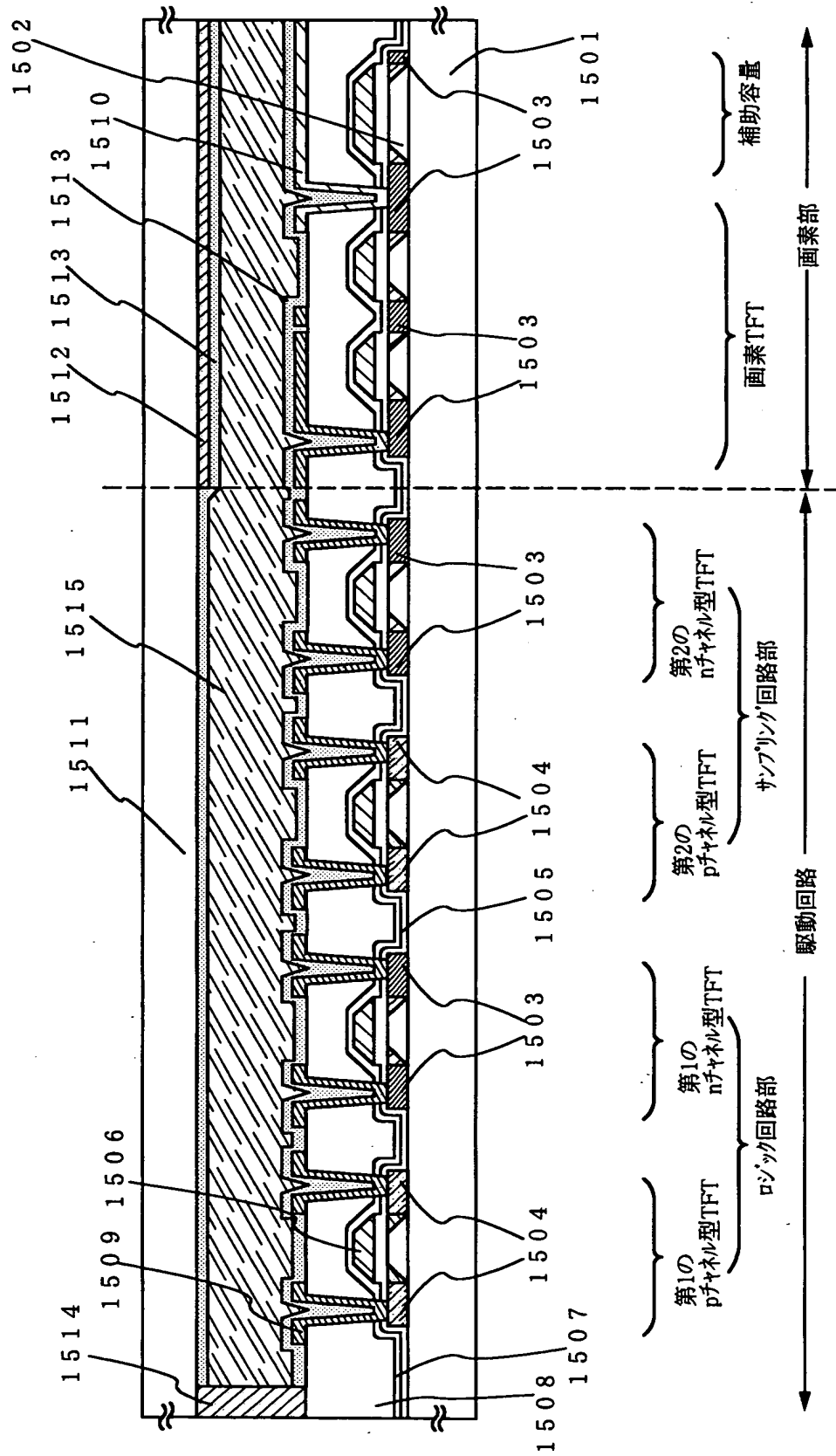
「0V」リセット期間がない場合の無しきい値液晶の光学応答



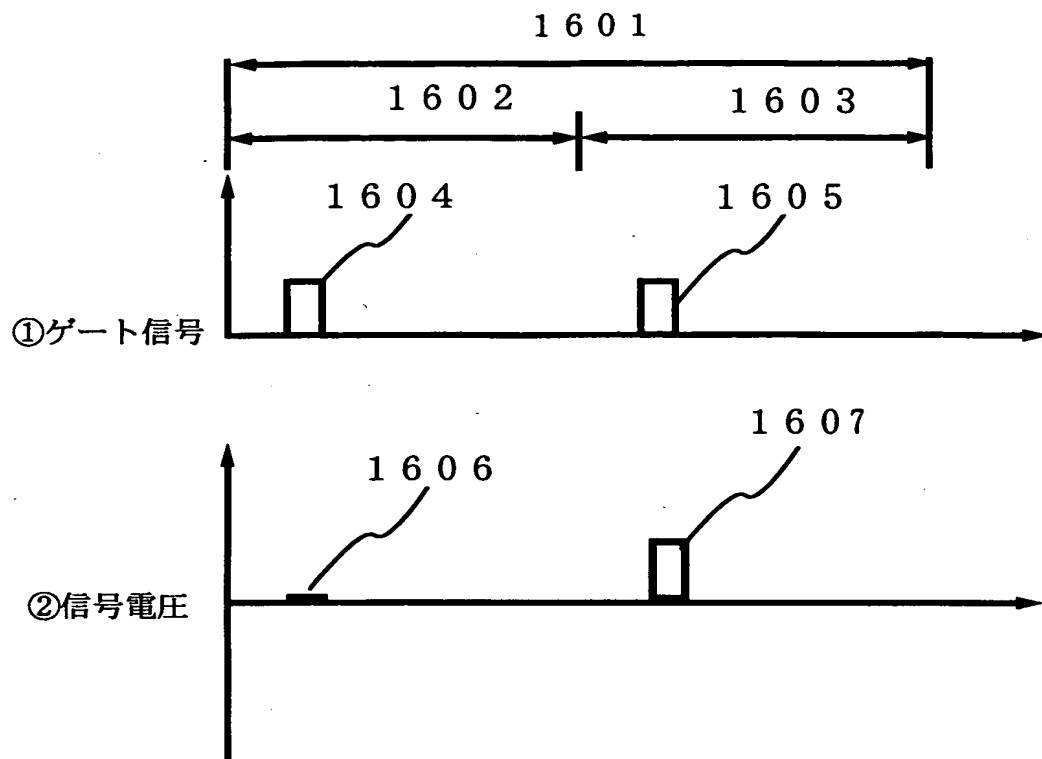
【図 1 4】



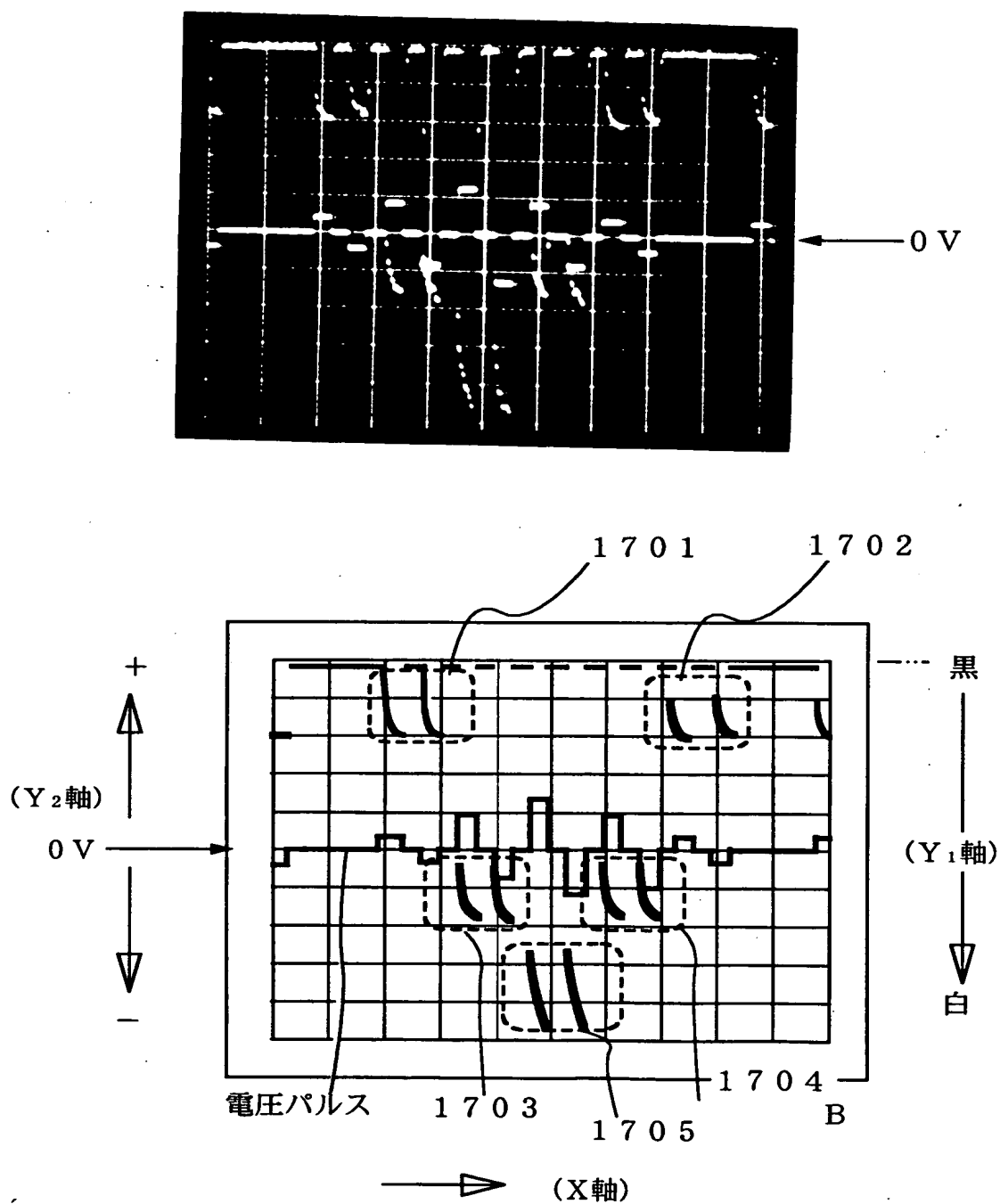
【図 1 5】



【図 1 6】



【図 17】



「0V」リセット期間を設けたときの無しきい値液晶の光学応答

【書類名】 要約書

【要約】

【課題】 無しきい値液晶のヒステリシスを低減し、液晶によっては応答速度を改善できる駆動方法を提供する。特に配向膜が薄い、あるいは液晶の自発分極が小さいヒステリシスのでやすいセルに効果がある。アクティブマトリクスパネルは能動素子の耐電圧の関係で駆動電圧が大きくできず、配向膜の電圧損失を防ぐために薄い配向膜を使うとき、また、電圧降下を防ぐために自発分極の小さい液晶を使う時にヒステリシスがでやすくなるが、本発明でヒステリシスの低減を図ることができる。

【解決手段】 「0 V」リセット期間を階調表示期間の前または後に設けることで無しきい値液晶のヒステリシスを防止する。自発分極が小さく中間調間のスイッチングに時間がかかる液晶においては、「0 V」を介してスイッチングすることで応答速度の改善効果がある。

【選択図】 図 3

出 願 人 履 歴 情 報

識別番号 [000153878]

1. 変更年月日 1990年 8月17日  
[変更理由] 新規登録  
住 所 神奈川県厚木市長谷398番地  
氏 名 株式会社半導体エネルギー研究所